

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of :
Masayuki SASAKI :
Serial No. NEW : Attn: Application Branch
Filed August 31, 2001 : Attorney Docket No. 2001_1150A
CDMA BASE TRANSCEIVER SYSTEM

#2
JC996 U.S. PTO
09/942847
08/31/01

CLAIM OF PRIORITY UNDER 35 USC 119

Assistant Commissioner for Patents,
Washington, DC 20231

THE COMMISSIONER IS AUTHORIZED
TO CHARGE ANY DEFICIENCY IN THE
FEE FOR THIS PAPER TO DEPOSIT
ACCOUNT NO. 23-0975.

Sir:

Applicant in the above-entitled application hereby claims the date of priority under the International Convention of Japanese Patent Application No. 2000-268027, filed September 5, 2000, as acknowledged in the Declaration of this application.

A certified copy of said Japanese Patent Application is submitted herewith.

Respectfully submitted,

Masayuki SASAKI

By Michael S. Huppert
Michael S. Huppert
Registration No. 40,268
Attorney for Applicant

MSH/kjf
Washington, D.C. 20006-1021
Telephone (202) 721-8200
Facsimile (202) 721-8250
August 31, 2001

日 本 国 特 許 庁
JAPAN PATENT OFFICE

JC996 U.S. PTO
09/942847
08/31/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 9月 5日

出 願 番 号

Application Number:

特願2000-268027

出 願 人

Applicant(s):

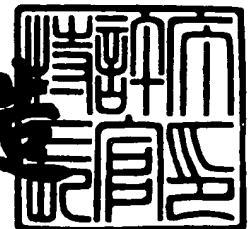
株式会社日立国際電気

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 5月18日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



【書類名】 特許願

【整理番号】 2000371

【あて先】 特許庁長官 殿

【国際特許分類】 H04B 7/00

【発明者】

 【住所又は居所】 東京都中野区東中野三丁目 1 4 番 2 0 号 国際電気株式
 会社内

 【氏名】 佐々木 正幸

【特許出願人】

 【識別番号】 000001122

 【氏名又は名称】 国際電気株式会社

【代理人】

 【識別番号】 100098132

 【弁理士】

 【氏名又は名称】 守山 辰雄

【手数料の表示】

 【予納台帳番号】 035873

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9404268

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 CDMA基地局装置

【特許請求の範囲】

【請求項1】 CDMA方式により無線通信するCDMA基地局装置において、

FPGAプログラムデータによりチップレートで信号を処理するFPGAと、
DSPプログラムデータによりシンボルレートで信号を処理するDSPと、
FPGAにより用いられるFPGAプログラムデータ及びDSPにより用いられるDSPプログラムデータを設定するプログラムデータ設定手段と、
を備えたことを特徴とするCDMA基地局装置。

【請求項2】 請求項1に記載のCDMA基地局装置において、
外部メモリと接続するメモリ接続手段を備え、
プログラムデータ設定手段は、メモリ接続手段により接続された外部メモリに格納されたプログラムデータを読み取って設定することを特徴とするCDMA基地局装置。

【請求項3】 請求項1又は請求項2に記載のCDMA基地局装置において、
プログラムデータ設定手段は、W-CDMAのTDD方式及びW-CDMAのFDD方式及びマルチキャリアCDMA方式の内の2種類以上の通信方式を含む複数の通信方式の中から選択される通信方式に対応したプログラムデータを設定し、

FPGA及びDSPは、当該通信方式により信号を処理することを特徴とするCDMA基地局装置。

【請求項4】 CDMA方式により無線通信するCDMA基地局装置において、

FPGAプログラムデータにより信号を処理するFPGA及びDSPプログラムデータにより信号を処理するDSPを用いて構成されたベースバンド部と、

FPGAにより用いられるFPGAプログラムデータ及びDSPにより用いられるDSPプログラムデータを異なる通信方式に対応したプログラムデータへ変

更するプログラムデータ変更手段と、

を備えたことを特徴とするCDMA基地局装置。

【請求項5】 請求項4に記載のCDMA基地局装置において、

プログラムデータ変更手段により変更可能な複数の通信方式のチップレートに対応した周波数のチップレートクロックを供給するとともに、これら複数の通信方式のシンボルレートに対応した周波数のシンボルレートクロックを供給するクロック手段を備えたことを特徴とするCDMA基地局装置。

【請求項6】 請求項5に記載のCDMA基地局装置において、

クロック手段は、W-CDMA方式のチップレートに対応した周波数とマルチキャリアCDMA方式のチップレートに対応した周波数との公倍数の値を有する周波数のクロック信号を発振して、チップレートクロック及びシンボルレートクロックを供給することを特徴とするCDMA基地局装置。

【請求項7】 FPGAプログラムデータにより信号を処理するFPGA及びDSPプログラムデータにより信号を処理するDSPを用いて構成されたベースバンド部を備えてCDMA方式により無線通信するCDMA基地局装置のプログラムデータを設定するプログラムデータ設定方法であって、

ユーザから入力される指示に応じて、又は、外部の装置から入力される指示に応じて、プログラムデータを設定することを特徴とするプログラムデータ設定方法。

【請求項8】 複数の通信方式の中から選択される通信方式に対応したプログラムデータが設定されることで当該通信方式により無線通信する複数の基地局装置について各基地局装置が通信サービス者により利用されているか否かに関する情報を記憶する基地局装置情報記憶手段と、

基地局装置情報記憶手段の記憶内容に基づいて、空いている基地局装置を検索する検索手段と、

検索手段により検索された基地局装置の利用を希望する通信サービス者からの要求に応じて、当該基地局装置について基地局装置情報記憶手段の記憶内容を当該基地局装置が利用されていることへ変更する登録手段と、

当該通信サービス者が使用する通信方式に対応したプログラムデータを当該基

地局装置に設定するプログラムデータ設定手段と、

を備えたことを特徴とする基地局装置提供システム。

【請求項 9】 請求項 8 に記載の基地局装置提供システムにおいて、

基地局装置情報記憶手段は、更に、各基地局装置の設置場所に関する情報及び各基地局装置のセルエリアに関する情報を記憶しており、

当該システムには、情報を表示出力する表示手段と、基地局装置情報記憶手段の記憶内容に基づいて表示手段により基地局装置の設置場所及びセルエリアを地図上で表示する表示制御手段と、

を備えたことを特徴とする基地局装置提供システム。

【請求項 10】 請求項 8 又は請求項 9 に記載の基地局装置提供システムにおいて、

プログラムデータを記憶するとともに、回線を介して基地局装置と接続されたプログラムデータ記憶手段を備え、

プログラムデータ設定手段は、登録手段による変更があったことに応じて、プログラムデータ記憶手段に記憶されたプログラムデータを回線を介して基地局装置へ送信して当該プログラムデータを当該基地局装置に設定することを特徴とする基地局装置提供システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、CDMA (Code Division Multiple Access) 方式により無線通信するCDMA基地局装置等に関し、特に、例えばハードウェアを変更せずとも、フィールドプログラマブルゲートアレイ (FPGA: Field Programmable Gate Array) やデジタル信号処理器 (DSP: Digital Signal Processor) のソフトウェアを変更することにより複数の通信方式に対応することが可能なCDMA基地局装置等に関する。

【0002】

【従来の技術】

例えば現在では、3GPP (Third Generation Partnership Project) におい

てエアインタフェース（通信方式のインタフェース）に関する仕様の標準化が検討されているが、最終的には、完全に1つの通信方式に統一化されずに、ワイドバンドCDMA（W-CDMA：Wideband-CDMA）方式や、マルチキャリアCDMA（MC-CDMA：Multicarrier-CDMA）方式（CDMA-2000）といった複数の通信方式が世界標準方式として採用されることになる。なお、3GPPは、IMT-2000技術仕様開発の共同プロジェクトであり、第3世代移動通信（携帯電話）システムの検討を行っている。

【0003】

このため、例えば携帯電話システム等に備えられる基地局装置（BTS：Base Transceiver System）としては、各通信方式毎に定められた異なる標準仕様に対応した装置が開発されることが必要となる。一例として、我が国では、W-CDMA方式及びMC-CDMA方式の双方が採用されることが確定的となっており、このような必要性が非常に高い。

【0004】

ここで、従来のCDMA基地局装置（BTS装置）の構成例を示す。

図7には、CDMA基地局装置111の構成例を示してあり、このCDMA基地局装置111は双方向の有線伝送路113を介して上位装置（BTS上位装置）112と接続されている。なお、上位装置112は、有線伝送路113を介してCDMA基地局装置111との間で信号を送受信し、当該CDMA基地局装置111の制御等を行う。

【0005】

以下で、同図に示したCDMA基地局装置111の動作例を示す。

2つのアンテナA11、A12は、デュプレックス部121から入力される送信信号を無線により送信する一方、無線により受信した信号（受信信号）をデュプレックス部121へ出力する。この例では、アンテナA11、A12は、移動局装置（MS：Mobile Station）等との間で無線信号（拡散信号）を送受信する。

デュプレックス部121は、送信信号と受信信号とを分離し、これにより、共通のアンテナA11、A12を用いて無線信号を送受信することを可能とする。

【 0 0 0 6 】

増幅部 1 2 2 は、増幅器を用いて構成されており、無線送受信部 1 2 4 から入力される送信信号を増幅して、当該送信信号をデュプレックス部 1 2 1 を介してアンテナ A 1 1、A 1 2 へ出力する。

低ノイズ増幅部 1 2 3 は、低雑音増幅器（LNA : Low Noise Amplifier）を用いて構成されており、アンテナ A 1 1、A 1 2 からデュプレックス部 1 2 1 を介して入力される受信信号を増幅して、当該受信信号を無線送受信部 1 2 4 へ出力する。

【 0 0 0 7 】

無線送受信部（TRX部） 1 2 4 は、ベースバンド部 1 2 5 により拡散処理されたベースバンド帯の送信信号（I 信号及びQ 信号）を直交変調により無線周波数帯の送信信号へ変換して増幅部 1 2 2 へ出力し、また、低ノイズ増幅部 1 2 3 から入力される無線周波数帯の受信信号を準同期検波によりベースバンド帯の受信信号（I 信号及びQ 信号）へ変換してベースバンド部 1 2 5 へ出力する。

【 0 0 0 8 】

ベースバンド部 1 2 5 は、伝送路信号切替機能部 1 3 1 から入力される送信信号（下り信号）に対して誤り訂正符号化処理やフレーム化処理やデータ変調処理や拡散変調処理を施し、また、無線送受信部 1 2 4 から入力される受信信号（上り信号）に対して逆拡散変調処理やチップ同期処理や最大比合成信号処理や誤り訂正復号化処理や多重分離処理を施す。

【 0 0 0 9 】

テキスト機能部 1 2 6 は、装置内伝送の正常性を監視して確認する。

呼処理監視制御部 1 2 7 は、上位装置 1 1 2 との間で呼処理制御信号を送受信し、無線回線の管理処理や、無線回線の設定／開放処理や、呼処理監視処理や、呼制御処理を実行する。

保守監視制御部 1 2 8 は、上位装置 1 1 2 を介して外部のオペレーションシステム（OPS）との間で保守監視制御信号を送受信し、BTS 装置の運転管理処理や、BTS 装置の状態監視制御処理を実行する。

【 0 0 1 0 】

ダウンロード部129は、呼処理監視制御部127内に備えられたROM (Read Only Memory) に記憶されているアプリケーションソフトウェア (AP) の更新や保守監視制御部128内に備えられたROMに記憶されているアプリケーションソフトウェアの更新を外部から制御させる。

メモリ媒体130は、例えばダウンロード部129と着脱自在なメモリカード等から構成されており、呼処理監視制御部127のROMや保守監視制御部128のROMに記憶させるためのアプリケーションソフトウェアを記憶する。

【0011】

ここで、メモリ媒体130に記憶されたアプリケーションソフトウェアは、ダウンロード部129により読み取られ、装置内バス信号S31により当該ダウンロード部129から呼処理監視制御部127や保守監視制御部128へ送信（転送）される。

【0012】

伝送路信号切替機能部131は、伝送路インタフェース部132と接続させる処理部を、ベースバンド部125とテスト機能部126と呼処理監視制御部127と保守監視制御部128とで切り替えることにより、装置内の処理部間で送受信される信号（架内信号）の接続切替を行う。

伝送路 (High Way) インタフェース部132は、有線伝送路113の終端処理機能を有しており、伝送路信号切替機能部131との間で信号を入出力するとともに、有線伝送路113との間で信号を入出力する。

【0013】

次に、図8には、上記したベースバンド部125の構成例を示してあり、このベースバンド部125には、LSI (Large Scale Integrated circuit) から構成された変復調部141と、LSIから構成されたチャネルCODEC (Coder-Decoder) 部142と、送受信データ入出力部143と、発振器144と、制御部145とが備えられている。

【0014】

変復調部141では、各処理部が次のような動作を行う。

A/D (Analog/Digital) 変換部151は、無線送受信部124からアナログ

信号として出力される受信信号（I 信号及びQ 信号）を入力し、当該受信信号をデジタル信号へ変換してサーチ部 153 のマッチドフィルタ 161 やフィンガ部 154 の各相関器 F1 ～ FN へ出力する。

マッチドフィルタ相関器制御部 152 は、サーチ部 153 のマッチドフィルタ 161 で用いられる拡散符号（拡散コード）やフィンガ部 154 の相関器 F1 ～ FN で用いられる拡散符号を制御する。

【0015】

サーチ部 153 は、マッチドフィルタ 161 とパイロット同期検波部 162 とプロフィールメモリバンク 163 とパス検出部 164 とを有しており、A/D 変換部 151 から入力される受信信号（移動局装置から送信されて当該基地局装置へ到来して来る無線キャリア周波数信号）のパスを検出し、当該検出結果をフィンガ部 154 に通知する。

【0016】

具体的には、マッチドフィルタ 161 が前記受信信号（この例では、パイロット信号部分）と拡散符号との乗算タイミングをずらしながら当該受信信号と当該拡散符号との相関値を取得するとともに、この結果を用いてパイロット同期検波部 162 がパイロット信号を同期検波する。また、マッチドフィルタ 161 による相関値の取得結果やパイロット同期検波部 162 による同期検波結果をプロフィールメモリバンク 163 が記憶し、当該記憶内容を用いてパス検出部 164 がパスを検出する。そして、パスの検出結果がフィンガ部 154 に通知される。

【0017】

フィンガ部 154 は、複数（例えば N 個）の信号処理系 #1 ～ #N を有しており、サーチ部 153 から通知されるパスの検出結果に基づいて、各信号処理系 #1 ～ #N を用いて各パス毎に受信信号を復調し、当該復調結果を合成部 155 へ出力する。

【0018】

具体的には、各信号処理系 #1 ～ #N は、拡散符号生成器（CG : Code Generator）を備えた 1 個の相関器 F1 ～ FN と、1 個のメモリ G1 ～ GN と、1 個の同期検波部 H1 ～ HN とから構成されている。そして、サーチ部 153 により

検出された各パス毎に、各相関器 F 1 ~ F N が A / D 変換器 1 5 1 から入力される受信信号と拡散符号とを乗算して逆拡散することにより当該受信信号と当該拡散符号との相関値を取得し、当該逆拡散結果（当該相関値）を各メモリ G 1 ~ G N が記憶し、当該記憶内容に基づいて各同期検波部 H 1 ~ H N が逆拡散後の受信信号を同期検波して、当該同期検波結果を合成部 1 5 5 へ出力する。

【 0 0 1 9 】

合成部 1 5 5 は、フィンガ部 1 5 4 から入力される複数パス分の同期検波結果を例えば最大比合成法により合成し、当該合成結果を最終的な受信信号としてチャネル CODEC 部 1 4 2 の物理フレーム分離部 1 7 1 へ出力する。また、合成部 1 5 5 は、前記合成結果に関して信号電力 / 干渉電力比（S I R : Signal-Interference-Ratio）を検出し、当該検出結果に基づいて送信電力を制御するための送信電力制御（T C P : Transmission Power Control）ビットを生成して送信フレーム生成部 1 5 6 へ出力する。

【 0 0 2 0 】

送信フレーム生成部 1 5 6 は、チャネル CODEC 部 1 4 2 の物理フレーム多重化部 1 7 4 から入力される送信信号を用いて送信フレームを生成し、生成した送信フレームを拡散変調部 1 5 8 へ出力する。また、送信フレーム生成部 1 5 6 は、合成部 1 5 5 から入力される送信電力制御ビットに基づいて、送信電力の制御を行う。

【 0 0 2 1 】

拡散符号生成部 1 5 7 は、制御部 1 4 5 からの指示に基づいて拡散符号を生成し、生成した拡散符号を拡散変調部 1 5 8 へ出力する。なお、拡散符号生成部 1 5 7 で生成される符号をサーチャ部 1 5 3 やフィンガ部 1 5 4 へ逆拡散符号として供給する構成とすることも可能である。

【 0 0 2 2 】

拡散変調部 1 5 8 は、拡散符号生成部 1 5 7 から入力される拡散符号を用いて、送信フレーム生成部 1 5 6 から入力される送信フレーム（フレーム化された送信信号）を拡散変調し、拡散変調した送信フレームを D / A（Digital/Analog）変換部 1 5 9 へ出力する。

D/A変換部159は、拡散変調部158からデジタル信号として入力される（拡散変調後の）送信フレームをアナログ信号へ変換し、当該変換後の信号を送信信号（I信号及びQ信号）として無線送受信部124へ出力する。

【0023】

ベースバンドLSI内部バスB11は、変復調部141内に備えられたマッチドフィルター相関器制御部152や合成部155や送信フレーム生成部156や拡散符号生成部157やバスインタフェース（BUS I/F）部160を接続する。

バスインタフェース部160は、ベースバンドLSI内部バスB11とベースバンドバスB13とのインタフェース機能を有しており、これら2つのバスB11、B13を接続する。

【0024】

チャネルCODEC部142では、各処理部が次のような動作を行う。

物理フレーム分離部171は、変復調部141の合成部155から入力される受信信号（前記合成結果）に関して物理チャネルを分離し、当該分離後の受信信号を復号化部172へ出力する。

復号化部172は、物理フレーム分離部171から入力される受信信号に関してデインタリーブ処理や誤り訂正復号化処理を行い、これらの処理後の受信信号をトランスポートチャネル単位で送受信データ入出力部143へ出力する。

【0025】

符号化部173は、送受信データ入出力部143からトランスポートチャネル単位で入力される送信信号に関してインタリーブ処理や誤り訂正符号化処理を行い、これらの処理後の送信信号を物理フレーム多重化部174へ出力する。

物理フレーム多重化部174は、符号化部173から入力される送信信号に関して物理チャネルへのマッピングを行い、当該マッピング後の送信信号を変復調部141の送信フレーム生成部156へ出力する。

【0026】

チャネルCODECLSI内部バスB12は、チャネルCODEC部142内に備えられた物理フレーム分離部171や復号化部172や符号化部173や物

理フレーム多重化部174やバスインタフェース部175を接続する。

バスインタフェース部175は、チャンネルCODECLSI内部バスB12とベースバンドバスB13とのインタフェース機能を有しており、これら2つのバスB12、B13を接続する。

【0027】

送受信データ入出力部143では、チャンネルCODEC部142の復号化部172や符号化部173との間でトランスポートチャンネル単位の水データ（受信信号や送信信号）の入出力制御を行い、また、当該ベースバンド部125と伝送路信号切替機能部131とのインタフェース機能を有しており、伝送路信号切替機能部131との間で架内信号（受信信号や送信信号）を入出力する。

【0028】

発振器144では、変復調部141を動作させるためのクロック信号を発振し、当該クロック信号を変復調部141へ供給する。なお、例えばW-CDMAのTDD方式やW-CDMAのFDD方式では3.84MHzのn倍（nは1以上の整数）の周波数のクロック信号が発振させられ、例えばマルチキャリアCDMA方式では1.2288MHzのm倍（mは1以上の整数）の周波数のクロック信号が発振させられる。

【0029】

制御部145では、例えばMPU（Micro Processing Unit）やメモリ等から構成されたベースバンド制御部181を有しており、ベースバンドバスB13を介して変復調部141やチャンネルCODEC部142を制御する。

ベースバンドバスB13は、変復調部141やチャンネルCODEC部142や制御部145を接続する。

【0030】

次に、従来技術の例を紹介する。

特開平11-220413号公報の「無線通信方法」には、プログラマブルなデバイスである例えばプログラマブルロジックデバイス（PLD）を再プログラミングすることにより再配置（リコンフィギュア）されることが可能なデジタル通信システムの技術が記載されている。

特開平 1 1 - 3 4 6 3 8 3 号公報の「無線伝送システム」には、例えば差分情報（変更する素子の係数情報等）だけで駆動できる汎用的な回路を DSP の中に作り込んでおいて、1 つの無線端末を当該差分情報の変更により複数の無線通信方式に対応させる技術が記載されている。

【 0 0 3 1 】

特開 2 0 0 0 - 2 0 4 2 5 号公報の「通信網における端末装置の記憶内容の更新方法」には、DSP のブート用プログラムや FPGA のコンフィギュレーション用プログラムをフラッシュ ROM 等の書換可能な不揮発性記憶素子に格納して、当該ブート用プログラムや当該コンフィギュレーション用プログラムを更新する端末装置の技術が記載されている。

特開 2 0 0 0 - 1 0 6 6 9 4 号公報の「無線通信装置および無線通信システム」には、ソフトウェアの変更により異なる無線通信方式の送受信が可能となるソフト無線機において、FPGA や DSP や MPU のソフトウェアを変更することにより異なる無線通信システムに対応する技術が記載されている。

【 0 0 3 2 】

特開平 1 1 - 3 4 6 1 8 6 号公報の「移動無線端末」には、ソフトウェアラジオを利用した移動無線端末において、例えば DSP のソフトウェアをダウンロードすることにより変復調処理等の設定を変更することが可能な技術が記載されている。

特開平 1 1 - 5 5 1 4 7 号公報の「無線機」には、無線信号の送受信機能を有するモジュール無線部が着脱可能な無線機において、当該無線モジュールを変更することにより複数の通信システムに対応する技術が記載されている。

【 0 0 3 3 】

特開平 1 1 - 2 7 4 9 9 7 号公報の「無線機」には、通信プロトコルに関する複数のプログラムを格納した記憶装置からいずれか 1 つのプログラムを EEPROM に記録して DSP により実行することにより、システムプロトコルの変更やバージョンアップに対応する無線機の技術が記載されている。

【 0 0 3 4 】

【発明が解決しようとする課題】

上記従来例で示したように、従来では、例えば無線通信機に備えられたDSP等のプログラムを変更することにより当該無線通信機を異なる無線通信システムに対応させる技術が検討等されていたが、CDMA方式を採用するCDMA基地局装置に関しては、特にそのベースバンド部の具体的な回路構成について、未だ十分な検討等が為されていなかった。

【0035】

本発明は、このような従来の事情を鑑みなされたもので、例えばハードウェアを変更せずとも、FPGAやDSPのソフトウェアを変更することにより複数の通信方式に対応することが可能なCDMA基地局装置や、このようなCDMA基地局装置に関するプログラムデータ設定方法や、このような基地局装置を提供するための基地局装置提供システムを提供することを目的とする。

【0036】

【課題を解決するための手段】

上記目的を達成するため、本発明に係るCDMA基地局装置では、FPGAプログラムデータによりチップレートで信号を処理するFPGAと、DSPプログラムデータによりシンボルレートで信号を処理するDSPとを備え、プログラムデータ設定手段がFPGAにより用いられるFPGAプログラムデータ及びDSPにより用いられるDSPプログラムデータを設定して、CDMA方式により無線通信する。

【0037】

ここで、CDMA方式による無線通信では、一般に、送信側が送信対象となる信号を拡散符号により拡散して当該拡散信号を無線送信する一方、受信側が無線受信した拡散信号を（前記拡散符号と同一の）拡散符号により逆拡散して、当該逆拡散後の信号を受信処理する。このため、CDMA方式を採用する無線通信機（ここでは、CDMA基地局装置）では、拡散されていない信号をシンボルレートで処理する一方、拡散されている信号（拡散信号）をチップレートで処理することが行われる。そこで、本発明では、シンボルレートと比べて高速なチップレートでの信号処理に適したFPGAによりチップレートで信号を処理するとともに、チップレートと比べて低速なシンボルレートでの信号処理に適したDSPに

よりシンボルレートで信号を処理する構成とした。

【0038】

なお、一般に、チップレートは、例えば複数チップから成る拡散符号の1チップ分の時間幅の逆数に相当する速度であり、シンボルレートは、例えば1シンボル分（1拡散符号分）の時間幅の逆数に相当する速度である。

また、FPGAやDSPは、一般に、これらを動作させるためのプログラムデータを設定することで、当該プログラムデータに従ってこれらを動作させて各種の信号処理を実行させることができる。

【0039】

従って、本発明に係るCDMA基地局装置では、FPGAとDSPを用いた構成により信号処理の効率化を図ることができるとともに、例えば種々な通信方式に対応したFPGAプログラムデータやDSPプログラムデータを設定することにより、FPGAやDSPにより種々な通信方式に対応した信号処理を実行することができる。つまり、本発明に係るCDMA基地局装置では、例えばハードウェアを変更せずとも、FPGAやDSPのソフトウェアを変更することにより複数の通信方式に対応することが可能である。

【0040】

ここで、CDMA基地局装置に設定される（プログラムデータの）通信方式としては、具体例として、W-CDMA方式やマルチキャリアCDMA方式が用いられるが、本発明では、これらに限られず、種々なCDMA方式が用いられてもよい。

【0041】

また、本発明に言うFPGAプログラムデータとしては、FPGAが動作するために用いられるデータであれば種々なデータを含んでおり、具体的には、必ずしもプログラム自体のデータばかりでなく、例えばプログラムにより参照される（数値等のパラメータの）データや、プログラム（の一部）を書き換えるためのデータ等であってもよい。

同様に、本発明に言うDSPプログラムデータとしては、DSPが動作するために用いられるデータであれば種々なデータを含んでおり、具体的には、必ずし

もプログラム自体のデータばかりでなく、例えばプログラムにより参照される（数値等のパラメータの）データや、プログラム（の一部）を書き換えるためのデータ等であってもよい。

【 0 0 4 2 】

また、FPGAプログラムデータやDSPプログラムデータを設定する態様としては、例えばプログラムデータが設定されていないFPGAやDSPに対してプログラムデータを初期設定する態様や、例えばプログラムデータが設定されているFPGAやDSPに対して当該プログラムデータとは異なるプログラムデータを設定する（つまり、プログラムデータを書き換える）態様等を含んでいる。

【 0 0 4 3 】

また、本発明に係るCDMA基地局装置では、一実施態様として、外部メモリと接続するメモリ接続手段を備え、プログラムデータ設定手段は、メモリ接続手段により接続された外部メモリに格納された（FPGAやDSPの）プログラムデータを読み取って設定する。

従って、例えば種々な通信方式に対応したプログラムデータを格納した外部メモリを用意することで、種々な通信方式（のプログラムデータ）をCDMA基地局装置に設定することができる。

【 0 0 4 4 】

ここで、外部メモリとしては、例えばメモリカード等の種々なものが用いられてもよい。

また、メモリ接続手段としては、例えば外部メモリに設けられた入出力端子と直接的に接続するための入出力端子を用いて構成することができ、また、例えば外部メモリと（有線や無線の）通信により接続するための通信機能を用いて構成することも可能である。

【 0 0 4 5 】

また、本発明に係るCDMA基地局装置では、具体的な態様例として、プログラムデータ設定手段は、W-CDMAのTDD（Time Division Duplex）方式及びW-CDMAのFDD（Frequency Division Duplex）方式及びマルチキャリアCDMA方式の内の2種類以上の通信方式を含む複数の通信方式の中から（例

例えばユーザにより、或いは、例えば当該CDMA基地局装置により自動的に）選択される通信方式に対応した（FPGAやDSPの）プログラムデータを設定し、FPGA及びDSPは、当該（設定された）通信方式により信号を処理する。

【0046】

ここで、CDMA基地局装置に設定することが可能な複数の通信方式の数としては種々な値であってもよく、また、これら複数の通信方式に含まれる個々の通信方式としても種々なものであってもよい。

また、CDMA基地局装置に設定することが可能な複数の通信方式に対応した（複数の）プログラムデータとしては、その全部が当該CDMA基地局装置内のメモリに格納されてもよく、或いは、その全部が当該CDMA基地局装置外のメモリに格納されてもよく、或いは、その一部が当該CDMA基地局装置内のメモリに格納されるとともに残りが当該CDMA基地局装置外のメモリに格納されてもよい。

【0047】

また、本発明に係るCDMA基地局装置では、FPGAプログラムデータにより信号を処理するFPGA及びDSPプログラムデータにより信号を処理するDSPを用いて構成されたベースバンド部を備え、プログラムデータ更新手段によりFPGAにより用いられるFPGAプログラムデータ及びDSPにより用いられるDSPプログラムデータを異なる通信方式に対応したプログラムデータへ変更して、CDMA方式により無線通信する。

【0048】

従って、FPGAとDSPを用いてベースバンド部を構成することで信号処理の効率化を図ることができるとともに、例えばハードウェアを変更せずとも、FPGAやDSPのソフトウェアを変更することにより複数の通信方式に対応することができる。

【0049】

なお、好ましい態様としては、上述のようにチップレートで信号を処理するFPGAとシンボルレートで信号を処理するDSPとを用いてベースバンド部を構成するのがよく、更に好ましい態様としては、ベースバンド部で行われるチップ

レートでの（通信）信号処理の全てをFPGAにより実行するとともに、ベースバンド部で行われるシンボルレートでの（通信）信号処理の全てをDSPにより実行する構成とするのがよい。

【0050】

また、本発明に係るCDMA基地局装置では、一実施態様として、クロック手段が、プログラムデータ変更手段により変更可能な複数の通信方式のチップレートに対応した周波数のクロック（チップレートクロック）を供給するとともに、これら複数の通信方式のシンボルレートに対応した周波数のクロック（シンボルレートクロック）を供給する。

【0051】

ここで、プログラムデータ変更手段により変更可能な複数の通信方式の数としては種々な値であってもよく、また、これら複数の通信方式に含まれる個々の通信方式としても種々なものであってもよい。

【0052】

また、複数の通信方式のチップレートに対応した周波数のチップレートクロックとしては、例えば各通信方式毎にそのチップレートに対応した周波数のクロック信号を発振させる構成ばかりでなく、例えば複数の通信方式に含まれる各通信方式のチップレートに対応した周波数の公倍数の値を有する周波数のクロック信号を発振させて、当該クロック信号をこれら複数の通信方式で共用する構成とすることもできる。

【0053】

同様に、複数の通信方式のシンボルレートに対応した周波数のシンボルレートクロックとしては、例えば各通信方式毎にそのシンボルレートに対応した周波数のクロック信号を発振させる構成ばかりでなく、例えば複数の通信方式に含まれる各通信方式のシンボルレートに対応した周波数の公倍数の値を有する周波数のクロック信号を発振させて、当該クロック信号をこれら複数の通信方式で共用する構成とすることもできる。

【0054】

なお、チップレートクロックとシンボルレートクロックとは、例えば互いに独

立に発振させた（異なる）クロック信号を用いて供給することも可能であるが、好ましい態様としては、例えば共通のクロック信号を用いてチップレートクロックとシンボルレートクロックを生成して供給するのがよい。

【 0 0 5 5 】

一実施態様例として、本発明に係るCDMA基地局装置では、クロック手段が、W-CDMA方式（W-CDMAのTDD方式やW-CDMAのFDD方式）のチップレートに対応した周波数とマルチキャリアCDMA方式のチップレートに対応した周波数との公倍数の値を有する周波数のクロック信号を（例えば発振器により）発振して、チップレートクロック及びシンボルレートクロックを供給する。

このような構成では、共通のクロック信号を用いて複数の通信方式に対応したクロックを供給することができてよい。

【 0 0 5 6 】

ここで、公倍数としては、例えば最小公倍数が用いられてもよく、他の公倍数が用いられてもよい。

また、通常、シンボルレートはチップレートの（1/整数）倍となることから、チップレートのクロック信号の速度を（1/整数）倍とすることによりシンボルレートのクロック信号を生成することが可能である。

【 0 0 5 7 】

また、本発明では、上記のようなCDMA基地局装置に関するプログラムデータの設定方法を提供する。

具体的には、本発明に係るプログラムデータ設定方法では、FPGAプログラムデータにより信号を処理するFPGA及びDSPプログラムデータにより信号を処理するDSPを用いて構成されたベースバンド部を備えてCDMA方式により無線通信するCDMA基地局装置の（FPGAやDSPの）プログラムデータを次のようにして設定する。

【 0 0 5 8 】

すなわち、ユーザから入力される指示に応じて、又は、外部の装置から入力される指示に応じて、（FPGAやDSPの）プログラムデータを設定する。

従って、ユーザや外部の装置からの指示に応じて、種々な通信方式に対応したプログラムデータをCDMA基地局装置に初期設定することや、また、CDMA基地局装置に設定された通信方式を変更することができる。

【 0 0 5 9 】

ここで、ユーザからの指示を受け付ける手段や、外部の装置からの指示を受け付ける手段としては、それぞれ種々な手段が用いられてもよい。

また、本発明では、例えばユーザから入力される指示と外部の装置から入力される指示とのいずれか一方のみを受け付ける構成ばかりでなく、例えばこれら両方からの指示のいずれをも受け付ける構成を用いることもできる。

【 0 0 6 0 】

また、本発明では、上記のような基地局装置を提供するための基地局装置提供システムを提供する。

具体的には、本発明に係る基地局装置提供システムでは、基地局装置情報記憶手段が、複数の基地局装置について各基地局装置が通信サービス者により利用されているか否かに関する情報を記憶する。ここで、各基地局装置は、複数の通信方式の中から選択される通信方式に対応したプログラムデータが設定されることで当該通信方式により無線通信する機能を有している。

【 0 0 6 1 】

そして、例えば空いている基地局装置の利用を希望する通信サービス者が存する場合には、検索手段が基地局装置情報記憶手段の記憶内容に基づいて、空いている（つまり、通信サービス者により利用されていない）基地局装置を検索（及び提示）し、当該検索手段により検索された基地局装置の利用を希望する通信サービス者からの要求に応じて、登録手段が当該基地局装置について基地局装置情報記憶手段の記憶内容を当該基地局装置が利用されていることへ変更するとともに、プログラムデータ設定手段が当該通信サービス者が使用する通信方式に対応したプログラムデータを当該基地局装置に設定する。

【 0 0 6 2 】

従って、複数の通信方式に対応可能な基地局装置が通信サービス者により利用されているか否かを管理して、通信サービス者からの要求に応じて、空いている

基地局装置に（設定可能な複数の通信方式の中から）所望の通信方式を設定するようにしたため、基地局装置の提供サービスをスムーズに行うことができ、サービスの効率化を図ることができる。

【 0 0 6 3 】

ここで、複数の基地局装置の数としては、種々な値であってもよい。

また、基地局装置としては、必ずしもCDMA基地局装置ばかりでなく、他の通信方式（例えばTDMA（Time Division Multiple Access）方式やFDMA（Frequency Division Multiple Access）方式等）を採用する基地局装置を用いることも可能である。

【 0 0 6 4 】

また、通信サービス者は、例えば基地局装置を利用して当該基地局装置により通信サービスを行うような者であり、具体的には、通信サービス会社等である。

また、基地局装置が通信サービス者により利用される態様としては、例えば基地局装置が通信サービス者により購入された場合に利用されているとみなす態様や、例えば基地局装置が通信サービス者により賃借り（レンタル）された場合に利用されているとみなす態様や、例えば基地局装置が通信サービス者により予約された場合に利用されているとみなす態様を含んでいる。

【 0 0 6 5 】

また、各基地局装置が通信サービス者により利用されているか否かに関する情報としては、一例として、フラグの情報をを用いることができ、具体的には、各基地局装置のフラグがオン状態である場合には利用されていることを示す一方、当該フラグがオフ状態である場合には利用されていない（つまり、空いている）ことを示すことができる。この場合、基地局装置のフラグをオフ状態からオン状態へ変更することで、当該基地局装置が利用されていないことから利用されていることへ変更することができる。

【 0 0 6 6 】

また、基地局装置情報記憶手段としては、例えば情報を記憶するメモリやデータベースから構成することができる。また、基地局装置情報記憶手段は、例えば上記した（各基地局装置が通信サービス者により利用されているか否かに関する

）情報ばかりでなく、他の情報を記憶してもよい。

【0067】

また、検索手段や登録手段やプログラムデータ設定手段による処理は、例えば基地局装置を提供する側のユーザの操作に応じて実行される構成が用いられてもよく、例えば基地局装置の提供を受ける通信サービス者側のユーザの操作に応じて実行される構成が用いられてもよい。また、一例として、検索手段や登録手段やプログラムデータ設定手段を有した管理装置を設けて、当該管理装置とは遠隔に設けられた端末装置からインターネット回線等を介して当該管理装置にアクセスして各種の処理の実行を要求するような構成とすることも可能である。

【0068】

また、本発明に係る基地局装置提供システムでは、好ましい態様として、基地局装置情報記憶手段は、更に、各基地局装置の設置場所に関する情報及び各基地局装置のセルエリアに関する情報を記憶している。そして、基地局装置提供システムでは、情報を表示出力する表示手段を備えて、表示制御手段が基地局装置情報記憶手段の記憶内容に基づいて表示手段により基地局装置の設置場所及びセルエリアを地図上で表示する。

【0069】

従って、各基地局装置の設置場所やそのセルエリアが地図上に表示されて（利用を希望する通信サービス者等により）視覚的に把握されるため、基地局装置の提供サービスを更にスムーズに行うことができる。

ここで、表示手段としては、例えばディスプレイ画面等の種々なものが用いられてもよい。

【0070】

また、本発明に係る基地局装置提供システムでは、好ましい態様として、プログラムデータ記憶手段がプログラムデータを記憶するとともに、（当該プログラムデータ記憶手段が）回線を介して基地局装置と接続されており、プログラムデータ設定手段は、登録手段による（基地局装置が利用されていることへの）変更があったことに応じて、プログラムデータ記憶手段に記憶されたプログラムデータを回線を介して基地局装置へ送信して当該プログラムデータを当該基地局装置

に設定する。

【0071】

従って、例えば各基地局装置とは遠隔に設けられたプログラムデータ記憶手段に種々な通信方式に対応した複数のプログラムデータを格納しておき、必要な時に所望の通信方式に対応したプログラムデータを回線を介して（自動的に）所望の基地局装置へ送信して設定することができ、これにより、基地局装置の提供サービスを更にスムーズに行うことができる。

【0072】

ここで、回線としては、例えば有線の回線や無線の回線を用いることができる。

また、プログラムデータ記憶手段としては、例えばプログラムデータを記憶するメモリやデータベースから構成することができる。

なお、例えば同一のメモリや同一のデータベースを共用して、プログラムデータ記憶手段と基地局装置情報記憶手段とを構成することも可能である。

【0073】

【発明の実施の形態】

本発明の第1実施例に係るCDMA基地局装置を図面を参照して説明する。なお、本例では、本発明に係るプログラムデータ設定方法の一実施例をまとめて説明する。

図1には、本例のCDMA基地局装置（BTS装置）1の構成例を示してあり、このCDMA基地局装置1は、双方向の（例えばATM：Asynchronous Transfer Mode）有線伝送路3を介して上位装置（BTS上位装置）2と接続されている。

【0074】

また、同図に示したCDMA基地局装置1には、2つのアンテナA1、A2と、デュプレックス部11と、増幅部12と、低ノイズ増幅部13と、無線送受信部14と、ベースバンド部15と、テスト機能部16と、呼処理監視制御部17と、保守監視制御部18と、ダウンロード部19と、伝送路切替機能部21と、（例えばAAL-Type 2及びAAL-Type 5の信号処理機能を有する）

伝送路インタフェース部 22 とが備えられており、また、例えばダウンロード部 19 と着脱自在なメモリ媒体 20 が備えられている。

【0075】

ここで、同図に示した本例の CDMA 基地局装置 1 の構成や動作は、例えば上記図 7 に示した基地局装置 111 の構成や動作と同一な部分と異なる部分とを有しており、以下では、説明の便宜上から、上記図 7 に示した基地局装置 111 の構成や動作とは異なる部分について詳しく説明する。

【0076】

すなわち、本例では、後述する図 4 を用いて示すように、ベースバンド部 15 の構成や動作が上記図 7 に示したベースバンド部 125 とは異なっている。

また、本例の保守監視制御部 18 は、上位装置 2 を介して外部のオペレーションシステムとの間で保守監視制御信号を送受信し、BTS 装置の運転管理処理や、BTS 装置の状態監視制御処理を実行するとともに、本例では、アプリケーションソフトウェア (AP) のダウンロードや、FPGA コンフィギュレーションデータのダウンロードや、DSP ファームウェアのダウンロードをソフトウェア制御により実施する。

【0077】

また、本例のダウンロード部 19 は、呼処理監視制御部 17 内に備えられた ROM に記憶されているアプリケーションソフトウェアの更新や、保守監視制御部 18 内に備えられた ROM に記憶されているアプリケーションソフトウェアの更新や、ベースバンド部 15 内に備えられた ROM に記憶されている FPGA コンフィギュレーションデータや DSP ファームウェアの更新を外部から (例えばスイッチの押下等により) 制御させる。

【0078】

また、本例のメモリ媒体 20 は、例えばダウンロード部 19 と着脱自在なメモリカード等から構成されており、呼処理監視制御部 17 の ROM や保守監視制御部 18 の ROM に記憶させるためのアプリケーションソフトウェアや、ベースバンド部 15 内の ROM に記憶させるための FPGA コンフィギュレーションデータや DSP ファームウェアを記憶する。

【0079】

ここで、メモリ媒体20に記憶されたアプリケーションソフトウェアやFPGAコンフィギュレーションデータやDSPファームウェアは、ダウンロード部19により読み取られ、装置内バス信号S1により当該ダウンロード部19から呼処理監視制御部17や保守監視制御部18やベースバンド部15へ送信（転送）される。

【0080】

また、ダウンロード部19では、FPGAコンフィギュレーションデータやDSPファームウェアをベースバンド部15へ送信するに際して、当該ベースバンド部15に対してベースバンド部ダウンロード開始信号S2を送信する。

【0081】

また、図2には、ダウンロード部19と接続されるメモリ媒体20のメモリマップの一例を示してある。

同図に示されるように、本例のメモリ媒体20では、各アプリケーションソフトウェア（呼処理監視制御部AP、保守監視制御部AP）やFPGAコンフィギュレーションデータやDSPファームウェアがそれぞれ所定の先頭アドレスから記憶される。このため、ダウンロード部19の制御部（後述する制御部97）は、要求されたデータ（アプリケーションソフトウェアやFPGAコンフィギュレーションデータやDSPファームウェア）を所定の先頭アドレスから読み出して装置内バス信号S1により出力する。

【0082】

ここで、上記図2では各アプリケーションソフトウェア等のプログラムサイズを固定とした場合の例を示したが、例えば図3に示すようなメモリ媒体20のメモリマップを用いることで、プログラムサイズが可変な場合に対応することも可能である。同図に示した例では、例えばメモリ媒体20の先頭（なお、必ずしも先頭に配置する必要は無い）に各プログラムの先頭アドレスを記憶するヘッダ部（先頭アドレス記憶部）を設けてある。そして、特定のプログラムをロードする（読み出す）際は、このヘッダ部に記憶されている先頭アドレスから各プログラムをロードする。

【0083】

次に、図4には、上記したベースバンド部15の構成例を示してあり、このベースバンド部15には、FPGAコンフィギュレーションデータに基づいて動作するFPGA31と、DSPファームウェアに基づいて動作するDSP32と、制御部33と、発振器34と、A/D変換部35と、D/A変換部36と、ベースバンドバスB1とが備えられている。

【0084】

FPGA31には、バスインタフェース部41と、サーチャ部42のマッチドフィルタ51及びプロファイルメモリバンク53及びバス検出部54と、フィンガ部43の相関器C1～CN及びメモリM1～MNと、拡散符号生成部44と、拡散変調部45とが備えられている。

DSP32には、サーチャ部42のパイロット同期検波部52と、バスインタフェース部61と、フィンガ部43の同期検波部D1～DNと、合成部62と、物理フレーム分離部63と、復号化部64と、符号化部65と、物理フレーム多重化部66と、送信フレーム生成部67とが備えられている。

【0085】

制御部33には、DPRAM71と、SAR (Segmentation and Reassembly) 72と、物理デバイス73と、フラッシュ (Flash) ROM74と、SDRAM75と、MPU部76とが備えられている。

【0086】

このように、本例では、ベースバンド部15の各機能をFPGA31とDSP32とに割り振る仕方として、チップレートでの信号処理をFPGA31に割り振って当該FPGA31により実行する一方、シンボルレート以降での信号処理をDSP32に割り振って当該DSP32により実行する構成としてある。なお、サーチャ部42やフィンガ部43の機能は、FPGA31とDSP32とに跨って配置されている。

【0087】

本例のような構成とした理由は、例えばDSPによりチップレートでの信号処理を行うとすると、チップレートの信号はシンボルレートの信号と比べて遥かに

速い信号であることから、これ进行处理するDSPとしてはより高速な信号进行处理することができるDSPが必要となるためである。

従って、上記図4に示したような本例のFPGA31及びDSP32への各機能の割り振りが、コスト面などで最適な構成となる。

【0088】

以下で、ベースバンド部15の動作例を示す。

A/D変換部35は、例えば上記図8に示したA/D変換部151と同様に、無線送受信部14からアナログ信号として出力される受信信号（I信号及びQ信号）を入力し、当該受信信号をデジタル信号へ変換してサーチ部42のマッチドフィルタ51やフィンガ部43の各相関器C1～CNへ出力する。

【0089】

バスインタフェース部41は、ベースバンドバスB1とのインタフェース機能を有しており、本例では、サーチ部42のマッチドフィルタ51で用いられる拡散符号や、フィンガ部43の相関器C1～CNで用いられる拡散符号や、拡散符号生成部44で生成される拡散符号を制御部33から制御するためのインタフェースとなる。

【0090】

サーチ部42は、例えば上記図8に示したサーチ部153と同様に、マッチドフィルタ51とパイロット同期検波部52とプロフィールメモリバンク53とパス検出部54とを有しており、A/D変換部35から入力される受信信号のパスを検出し、当該検出結果をフィンガ部43に通知する。

【0091】

フィンガ部43は、例えば上記図8に示したフィンガ部154と同様に、拡散符号生成器を備えた1個の相関器C1～CNと1個のメモリM1～MNと1個の同期検波部D1～DNとから構成された複数（例えばN個）の信号処理系#1～#Nを有しており、サーチ部42から通知されるパスの検出結果に基づいて、各信号処理系#1～#Nを用いて各パス毎に受信信号を復調し、当該復調結果を合成部62へ出力する。

【0092】

バスインタフェース部 6 1 は、ベースバンドバス B 1 とのインタフェース機能を有しており、本例では、DSP 3 2 とベースバンドバス B 1 とを接続する。

合成部 6 2 は、例えば上記図 8 に示した合成部 1 5 5 と同様に、フィンガ部 4 3 から入力される複数パス分の同期検波結果を例えば最大比合成法により合成し、当該合成結果を最終的な受信信号として物理フレーム分離部 6 3 へ出力する。また、合成部 6 2 は、前記合成結果に関して信号電力／干渉電力比（SIR）を検出し、当該検出結果に基づいて送信電力を制御するための送信電力制御（TCP）ビットを生成して送信フレーム生成部 6 7 へ出力する。

【0093】

物理フレーム分離部 6 3 は、例えば上記図 8 に示した物理フレーム分離部 1 7 1 と同様に、合成部 6 2 から入力される受信信号（前記合成結果）に関して物理チャンネルを分離し、当該分離後の受信信号を復号化部 6 4 へ出力する。

復号化部 6 4 は、例えば上記図 8 に示した復号化部 1 7 2 と同様に、物理フレーム分離部 6 3 から入力される受信信号に関してデインタリーブ処理や誤り訂正復号化処理を行い、これらの処理後の受信信号を制御部 3 3 の SAR 7 2 へ出力する。

【0094】

符号化部 6 5 は、例えば上記図 8 に示した符号化部 1 7 3 と同様に、制御部 3 3 の SAR 7 2 から入力される送信信号に関してインタリーブ処理や誤り訂正符号化処理を行い、これらの処理後の送信信号を物理フレーム多重化部 6 6 へ出力する。

物理フレーム多重化部 6 6 は、例えば上記図 8 に示した物理フレーム多重化部 1 7 4 と同様に、符号化部 6 5 から入力される送信信号に関して物理チャンネルへのマッピングを行い、当該マッピング後の送信信号を送信フレーム生成部 6 7 へ出力する。

【0095】

送信フレーム生成部 6 7 は、例えば上記図 8 に示した送信フレーム生成部 1 5 6 と同様に、物理フレーム多重化部 6 6 から入力される送信信号を用いて送信フレームを生成し、生成した送信フレームを拡散変調部 4 5 へ出力する。また、送

信フレーム生成部 6 7 は、合成部 6 2 から入力される送信電力制御ビットに基づいて、送信電力の制御を行う。

【 0 0 9 6 】

拡散符号生成部 4 4 は、例えば上記図 8 に示した拡散符号生成部 1 5 7 と同様に、制御部 3 3 からの指示に基づいて拡散符号を生成し、生成した拡散符号を拡散変調部 4 5 へ出力する。なお、拡散符号生成部 4 4 で生成される符号をサーチ部 4 2 やフィンガ部 4 3 へ逆拡散符号として供給する構成とすることも可能である。

【 0 0 9 7 】

拡散変調部 4 5 は、例えば上記図 8 に示した拡散変調部 1 5 8 と同様に、拡散符号生成部 4 4 から入力される拡散符号を用いて、送信フレーム生成部 6 7 から入力される送信フレーム（フレーム化された送信信号）を拡散変調し、拡散変調した送信フレームを D/A 変換部 3 6 へ出力する。

D/A 変換部 3 6 は、例えば上記図 8 に示した D/A 変換部 1 5 9 と同様に、拡散変調部 4 5 からデジタル信号として入力される（拡散変調後の）送信フレームをアナログ信号へ変換し、当該変換後の信号を送信信号（I 信号及び Q 信号）として無線送受信部 1 4 へ出力する。

【 0 0 9 8 】

D P R A M 7 1 は、ベースバンドバス B 1 と装置内バス信号 S 1 1 とのインタフェースを行う。

S A R 7 2 は、例えば非同期転送モード（A T M）の S A R デバイスであり、D S P 3 2 の復号化部 6 4 から入力される（受信）信号を物理デバイス 7 3 へ出力する一方、物理デバイス 7 3 から入力される（送信）信号を D S P 3 2 の符号化部 6 5 へ出力する。

物理デバイス 7 3 は、例えば A T M の物理デバイスであり、S A R 7 2 から入力される受信信号を A T M 信号 S 1 2 として伝送路信号切替機能部 2 1 へ出力する一方、伝送路信号切替機能部 2 1 から入力される A T M 信号 S 1 2 を送信信号として S A R 7 2 へ出力する。

【 0 0 9 9 】

なお、本例では、DSP 32 の復号化部 6 4 から出力される信号（トランスポートチャネルデータ）や符号化部 6 5 に入力される信号（トランスポートチャネルデータ）を ATM により伝送する構成としたが、BTS 装置の各部間で架内信号を伝送する方法としては、特に限定はなく、例えば Ethernet や、VME バスや、PCI バスにより伝送する方法を用いることも可能である。

【0100】

フラッシュROM 7 4 は、書き込み可能な ROM であり、MPU 部 7 6 の MPU を動作させるためのプログラムデータ（MPU プログラム）や、FPGA 3 1 を動作させるための FPGA コンフィギュレーションデータや、DSP 3 2 を動作させるための DSP ファームウェアを記憶する。

SDRAM 7 5 は、例えば一時的にデータを記憶するメモリであり、本例では、MPU 部 7 6 の作業用として用いられる。

【0101】

MPU 部 7 6 は、MPU を有しており、MPU プログラムを実行して、ベースバンド部 1 5 における各種の処理や制御を行う。なお、図 4 には、MPU 部 7 6 から FPGA 3 1 へ送信されるコンフィギュレーションデータ転送制御信号 S 1 3 や、MPU 部 7 6 から DSP 3 2 へ送信されるファームウェアダウンロード制御信号 S 1 4 を示してある。

【0102】

ベースバンドバス B 1 は、FPGA 3 1 や、DSP 3 2 や、制御部 3 3 の D P R A M 7 1 や S A R 7 2 やフラッシュROM 7 4 や S D R A M 7 5 や MPU 部 7 6 を接続する。

発振器 3 4 は、FPGA 3 1 を動作させるためのクロック信号を当該 FPGA 3 1 へ供給するとともに、DSP 3 2 を動作させるためのクロック信号を当該 DSP 3 2 へ供給する。

【0103】

ここで、本例では、W-CDMA の TDD 方式による無線通信処理を FPGA 3 1 及び DSP 3 2 により実行させるための FPGA コンフィギュレーションデータ及び DSP ファームウェアと、W-CDMA の FDD 方式による無線通信処

理を F P G A 3 1 及び D S P 3 2 により実行させるための F P G A コンフィギュレーションデータ及び D S P ファームウェアと、マルチキャリア C D M A 方式による無線通信処理を F P G A 3 1 及び D S P 3 2 により実行させるための F P G A コンフィギュレーションデータ及び D S P ファームウェアとを切り替えて F P G A 3 1 及び D S P 3 2 に設定することが可能な構成としてある。

【 0 1 0 4 】

この場合、一般に、W - C D M A の T D D 方式や F D D 方式では 3 . 8 4 M H z のチップレート周波数が用いられる一方、マルチキャリア C D M A 方式では 1 . 2 2 8 8 M H z 及び 3 . 6 8 6 4 M H z のチップレート周波数が用いられるため、W - C D M A 方式とマルチキャリア C D M A 方式とではチップレート周波数が異なっている。

【 0 1 0 5 】

そこで、本例の発振器 3 4 は、好ましい態様として、W - C D M A 方式のチップレート周波数とマルチキャリア C D M A 方式のチップレート周波数との公倍数の値を有する周波数のクロック信号を発振する発振器を用いて構成されており、この 1 個の発振器から発振させられるクロック信号を F P G A 3 1 や D S P 3 2 へ供給する。そして、F P G A 3 1 では発振器 3 4 から入力されるクロック信号を用いて (W - C D M A 方式やマルチキャリア C D M A 方式の) チップレート周波数のクロックを生成して動作する一方、D S P 3 2 では発振器 3 4 から入力されるクロック信号を用いて (W - C D M A 方式やマルチキャリア C D M A 方式の) シンボルレート周波数のクロック信号を生成して動作する。

【 0 1 0 6 】

つまり、前記公倍数の値を有する周波数は、W - C D M A 方式のチップレート周波数及びシンボルレート周波数や、マルチキャリア C D M A 方式のチップレート周波数及びシンボルレート周波数の整数倍となるため、F P G A 3 1 や D S P 3 2 では、前記公倍数の値を有する周波数のクロック信号の速度を (1 / 整数) 倍とすることにより、必要な周波数のクロック信号を生成することが可能である。

【 0 1 0 7 】

また、本例では、FPGA 31やDSP 32が前記公倍数の値を有する周波数のクロック信号を用いて必要な周波数のクロック信号を生成する構成であることから、例えば拡散符号を生成する拡散符号生成部44や例えば前記(1/整数)倍の処理を行う分周回路に関するFPGAコンフィギュレーションデータやDSPファームウェアの内容は、W-CDMA方式とマルチキャリアCDMA方式とは異なっている。

【0108】

なお、前記公倍数の値を有する周波数としては、一例として、 92.16MHz ($=3.84\text{MHz} \times 24 = 1.2288\text{MHz} \times 75 = 3.6864\text{MHz} \times 25$)を用いることができる。

【0109】

次に、図5には、本例のCDMA基地局装置において、呼処理監視制御部17のアプリケーションソフトウェアや保守監視制御部18のアプリケーションソフトウェアやFPGAコンフィギュレーションデータやDSPファームウェアのダウンロード機能に関する構成部分の構成例を示してある。

具体的には、同図には、無線送受信部14と、ベースバンド部15と、呼処理監視制御部17と、保守監視制御部18と、ダウンロード部19と、メモリ媒体20と、伝送路信号切替機能部21とを示してある。

【0110】

また、同図には、ベースバンド部15内の構成例として、FPGA 31や、DSP 32や、A/D変換部35や、D/A変換部36や、DPRAM 71や、SAR 72や、物理デバイス73や、フラッシュROM 74a~74cや、SDRAM 75や、MPU部76や、RAM 77を示してある。なお、同図では、MPUプログラムを格納するROM 74aと、FPGAコンフィギュレーションデータを格納するROM 74bと、DSPファームウェアを格納するROM 74cとを別個なROMとして示してある。

【0111】

また、同図には、呼処理監視制御部17内の構成例として、装置内バス信号S11のインタフェースとなるDPRAM 81や、各種の制御を行う制御部82を

示してあり、保守監視制御部 1 8 内の構成例として、装置内バス信号 S 1 1 のインタフェースとなる D P R A M 8 3 や、各種の制御を行う制御部 8 4 とを示してある。

【 0 1 1 2 】

また、同図には、ダウンロード部 1 9 内の構成例として、保守監視制御部 1 8 の制御部 8 4 と接続された 3 つの O R 回路 9 1、9 2、9 3 や、ダウンロードの制御を行う制御部 9 7 を示してある。また、本例のダウンロード部 1 9 には、ユーザにより操作することが可能な 3 つのスイッチ (S W) 9 4、9 5、9 6 が備えられている。また、本例では、メモリ媒体 2 0 がダウンロード部 1 9 に挿入されて、ベースバンド部 1 5 や呼処理監視制御部 1 7 や保守監視制御部 1 8 との間で装置内バス信号 S 1 1 を伝送することが可能に接続されている。

【 0 1 1 3 】

以下で、同図に示した構成部分により行われるダウンロード処理の動作の一例を示す。

まず、呼処理監視制御部 1 7 のアプリケーションソフトウェアをダウンロードする処理の動作例を示す。

このダウンロード処理の起動は、例えばスイッチ 9 4 の押下、又は、上位装置 2 からの要求 (例えばソフトウェア制御) に応じて開始される。

【 0 1 1 4 】

具体的には、例えばスイッチ 9 4 が押下された場合には、O R 回路 9 1 から呼処理監視制御部 A P ダウンロード起動信号 S 2 4 が出力されて制御部 9 7 に入力されることにより、ダウンロード処理の起動が開始される。

また、例えば上位装置 2 からの要求があった場合には、保守監視制御部 1 8 の制御部 8 4 から O R 回路 9 1 へ呼処理監視制御部 A P ダウンロード起動要求信号 S 2 1 が出力され、これに応じて O R 回路 9 1 から呼処理監視制御部 A P ダウンロード起動信号 S 2 4 が出力されて制御部 9 7 に入力されることにより、ダウンロード処理の起動が開始される。

【 0 1 1 5 】

なお、O R 回路 9 1 は、スイッチ 9 4 の押下を示す信号と保守監視制御部 1 8

からの呼処理監視制御部 A P ダウンロード起動要求信号 S 2 1 とのいずれか一方
或いは両方が入力される場合に、呼処理監視制御部 A P ダウンロード起動信号 S
2 4 を制御部 9 7 へ出力する。

【0116】

次いで、呼処理監視制御部 A P ダウンロード起動信号 S 2 4 を受け取った制御
部 9 7 は、呼処理監視制御部 1 7 の制御部 8 2 に対して呼処理監視制御部 A P ダ
ウンロード開始信号 S 2 7 を出力するとともに、メモリ媒体 2 0 に記憶された呼
処理監視制御用のアプリケーションソフトウェアを装置内バス信号 S 1 1 により
呼処理監視制御部 1 7 内の D P R A M 8 1 を介して制御部 8 2 へ送信（転送）す
る。

【0117】

このようなダウンロード処理により、メモリ媒体 2 0 に記憶されたアプリケー
ションソフトウェアが呼処理監視制御部 1 7 に設定され、これにより、呼処理監
視制御部 1 7 では、当該設定したアプリケーションソフトウェアの内容に基づい
て処理を実行することが可能になる。

【0118】

次に、保守監視制御部 1 8 のアプリケーションソフトウェアをダウンロードす
る処理の動作例を示す。

このダウンロード処理の起動は、例えばスイッチ 9 5 の押下、又は、上位装置
2 からの要求（例えばソフトウェア制御）に応じて開始される。

【0119】

具体的には、例えばスイッチ 9 5 が押下された場合には、O R 回路 9 2 から保
守監視制御部 A P ダウンロード起動信号 S 2 5 が出力されて制御部 9 7 に入力さ
れることにより、ダウンロード処理の起動が開始される。

また、例えば上位装置 2 からの要求があった場合には、保守監視制御部 1 8 の
制御部 8 4 から O R 回路 9 2 へ保守監視制御部 A P ダウンロード起動要求信号 S
2 2 が出力され、これに応じて O R 回路 9 2 から保守監視制御部 A P ダウンロー
ド起動信号 S 2 5 が出力されて制御部 9 7 に入力されることにより、ダウンロー
ド処理の起動が開始される。



【 0 1 2 0 】

なお、OR回路92は、スイッチ95の押下を示す信号と保守監視制御部18からの保守監視制御部APダウンロード起動要求信号S22とのいずれか一方或いは両方が入力される場合に、保守監視制御部APダウンロード起動信号S25を制御部97へ出力する。

【 0 1 2 1 】

次いで、保守監視制御部APダウンロード起動信号S25を受け取った制御部97は、保守監視制御部18の制御部84に対して保守監視制御部APダウンロード開始信号S28を出力するとともに、メモリ媒体20に記憶された保守監視制御用のアプリケーションソフトウェアを装置内バス信号S11により保守監視制御部18内のDPRAM83を介して制御部84へ送信（転送）する。

【 0 1 2 2 】

このようなダウンロード処理により、メモリ媒体20に記憶されたアプリケーションソフトウェアが保守監視制御部18に設定され、これにより、保守監視制御部18では、当該設定したアプリケーションソフトウェアの内容に基づいて処理を実行することが可能になる。

【 0 1 2 3 】

次に、FPGA31のFPGAコンフィギュレーションデータやDSP32のDSPファームウェアをベースバンド部15にダウンロードする処理の動作例を示す。

このダウンロード処理の起動は、例えばスイッチ96の押下、又は、上位装置2からの要求（例えばソフトウェア制御）に応じて開始される。

【 0 1 2 4 】

具体的には、例えばスイッチ96が押下された場合には、OR回路93からベースバンド部ダウンロード起動信号S26が出力されて制御部97に入力されることにより、ダウンロード処理の起動が開始される。

また、例えば上位装置2からの要求があった場合には、保守監視制御部18の制御部84からOR回路93へベースバンド部ダウンロード起動要求信号S23が出力され、これに応じてOR回路93からベースバンド部ダウンロード起動信

号 S 2 6 が出力されて制御部 9 7 に入力されることにより、ダウンロード処理の起動が開始される。

【0125】

なお、OR回路 9 3 は、スイッチ 9 6 の押下を示す信号と保守監視制御部 1 8 からのベースバンド部ダウンロード起動要求信号 S 2 3 とのいずれか一方或いは両方が入力される場合に、ベースバンド部ダウンロード起動信号 S 2 6 を制御部 9 7 へ出力する。

【0126】

次いで、ベースバンド部ダウンロード起動信号 S 2 6 を受け取った制御部 9 7 は、ベースバンド部 1 5 のMPU部 7 6 に対してベースバンド部ダウンロード開始信号 S 2 を出力するとともに、メモリ媒体 2 0 に記憶されたFPGAコンフィギュレーションデータを装置内バス信号 S 1 1 によりベースバンド部 1 5 内のDPRAM 7 1 を介して（FPGA用の）ROM 7 4 b へ送信（転送）し、また、メモリ媒体 2 0 に記憶されたDSPファームウェアを装置内バス信号 S 1 1 によりベースバンド部 1 5 内のDPRAM 7 1 を介して（DSP用の）ROM 7 4 c へ送信（転送）する。

【0127】

次いで、ベースバンド部ダウンロード開始信号 S 2 を受け取ったMPU部 7 6 は、上記のような（FPGA用の）ROM 7 4 b へのFPGAコンフィギュレーションデータの送信（転送）や（DSP用の）ROM 7 4 c へのDSPファームウェアの送信（転送）が終了した後に、コンフィギュレーションデータ転送制御信号 S 1 3 をFPGA 3 1 へ出力して当該FPGA 3 1 のコンフィギュレーションを実行するとともに、ファームウェアダウンロード制御信号 S 1 4 をDSP 3 2 へ出力して当該DSP 3 2 へのDSPファームウェアのダウンロードを実行する。

【0128】

このようなダウンロード処理により、メモリ媒体 2 0 に記憶されたFPGAコンフィギュレーションデータがFPGA 3 1 に設定されるとともに、メモリ媒体 2 0 に記憶されたDSPファームウェアがDSP 3 2 に設定され、これにより、

FPGA 31では当該設定したFPGAコンフィギュレーションデータの内容に基づいて処理を実行することが可能になるとともに、DSP 32では当該設定したDSPファームウェアの内容に基づいて処理を実行することが可能になる。

【0129】

本例では、上記のようなダウンロード処理により、例えばW-CDMAのTDD方式に対応したFPGAコンフィギュレーションデータ及びDSPファームウェアや、W-CDMAのFDD方式に対応したFPGAコンフィギュレーションデータ及びDSPファームウェアや、マルチキャリアCDMA方式に対応したFPGAコンフィギュレーションデータ及びDSPファームウェアを、FPGA 31やDSP 32に初期設定することができ、また、例えばFPGA 31やDSP 32にいずれかの通信方式に対応したFPGAコンフィギュレーションデータやDSPファームウェアが設定されている場合には、異なる通信方式に対応したFPGAコンフィギュレーションデータやDSPファームウェアを当該FPGA 31や当該DSP 32に再設定することができる。

【0130】

なお、本例では、スイッチ91～93の押下や上位装置2からの要求に応じてダウンロード処理が実行される構成としたが、例えばダウンロード部19の電源がオンに切り替えられたことを契機としてメモリ媒体20に記憶されたデータ（アプリケーションソフトウェアやFPGAコンフィギュレーションデータやDSPファームウェア）が自動的に読み取られてダウンロードされる構成を用いることもでき、また、例えばダウンロード部19と回線を介して接続された遠隔の装置からの制御によりダウンロードが実行されるようリモートダウンロードの構成を用いることもできる。

【0131】

以上のように、本例のCDMA基地局装置1では、ベースバンド部15に関して、チップレートでの処理を行う構成部分をFPGAパッケージに組み込む一方、シンボルレートでの処理を行う構成部分をDSPパッケージに組み込み、各パッケージ毎にソフトウェアをダウンロードすることが可能な構成とした。また、本例では、各パッケージ毎のソフトウェアをメモリカード等に予め記憶させてお

き、当該メモリカード等をCDMA基地局装置1（のダウンロード部19）に接続して当該ソフトウェアをベースバンド部15にダウンロードすることが可能な構成とした。

【0132】

このように、本例のCDMA基地局装置1では、FPGA31とDSP32を用いたベースバンド部15の構成により信号処理の効率化を図ることができるとともに、例えば種々な通信方式に対応したソフトウェア（FPGAコンフィギュレーションデータやDSPファームウェア）を設定することにより、FPGA31やDSP32により種々な通信方式に対応した信号処理を実行することができる。つまり、本例のCDMA基地局装置1では、例えばハードウェアを変更せずとも、FPGA31やDSP32のソフトウェアを変更することにより複数の通信方式に対応することができる。

【0133】

具体的には、例えば従来のCDMA基地局装置では、ソフトウェアに関してはダウンロード部により変更が可能であったが、異なるエアインタフェースの仕様に対応させるためにはハードウェアの修正が必要であり、このため、ハードウェア（基板）の交換が必要であった。これに対して、本例のCDMA基地局装置1では、エアインタフェースの仕様に関わるベースバンド部15のハードウェアをFPGA31とDSP32とから構成しているため、同一のハードウェア（基板）を共用して異なるエアインタフェースの仕様に対応させることが実現される。

【0134】

また、本例では、上述のように、FPGA31のコンフィギュレーションデータ（回路構成）とDSP32のファームウェアをダウンロード部19のメモリ媒体20に（呼処理監視制御部17や保守監視制御部18の）アプリケーションソフトウェアと共に格納しているため、メモリカード等から成るメモリ媒体20をCDMA基地局装置1（のダウンロード部19）に挿入することで、ベースバンド部15内のFPGA31の回路構成やDSP32のファームウェアを容易に変更することが可能である。

【0135】

従って、上述のように例えばハードウェアの変更を行わずに各標準化エアインタフェースの仕様に対応することが可能であり、エアインタフェースの仕様に左右されない共通化されたハードウェアの提供が可能となるため、例えばCDMA基地局装置の開発から製造までの効率を高めることができ、この結果として、例えば安価なCDMA基地局装置を提供することができる。また、エアインタフェースの仕様の変更に対して柔軟に対応することも可能となり、また、ソフトウェアの変更のみで複数の通信方式に対応することが可能であることからコストの面で非常に有利である。

【 0 1 3 6 】

なお、W-CDMAのTDD方式やW-CDMAのFDD方式やマルチキャリアCDMA方式は互いに類似した通信方式であり、ハードウェアの変更によらずにソフトウェアの入れ替えが可能な構成部分（ベースバンド処理より後の処理を行う構成部分）の変更によりこれら3種類の通信方式に対応することが可能である。本例では、FPGA 3 1 及びDSP 3 2のソフトウェアの入れ替えにより、これら3つの通信方式に対応可能としている。

【 0 1 3 7 】

また、（無線）基地局装置としては、例えば超小容量タイプや中容量タイプや大容量タイプがあり、本例のようなベースバンド部 1 5 の構成は超小容量タイプの（無線）基地局装置に適用して特に有効である。なお、各容量の規模をチャネル（音声チャネル）に換算して示すと、超小容量タイプが40チャネル程度に相当し、中容量タイプが256チャネル程度に相当し、大容量タイプが768チャネル程度に相当する。

【 0 1 3 8 】

また、本例のCDMA基地局装置 1 では、好ましい態様として、W-CDMA方式のチップレート周波数とマルチキャリアCDMA方式のチップレート周波数との公倍数の値を有する周波数のクロック信号を発振器 3 4 で発振する構成としたが、例えば通常はシステムクロックの周波数とチップレート周波数とは大きく異なることもあるため、このような場合には、例えば異なる通信方式で用いられる複数種類のチップレート周波数（複数種類の拡散符号の周波数）に対応した周

波数の信号を発振する第 1 の発振手段と、当該異なる通信方式で用いられる複数種類のシンボルレート周波数に対応した周波数の信号を発振する第 2 の発振手段とを発振器 3 4 に備えるのも好ましい。

【 0 1 3 9 】

ここで、本例では、FPGA コンフィギュレーションデータが本発明に言う FPGA プログラムデータの一例に相当し、DSP ファームウェアが本発明に言う DSP プログラムデータの一例に相当する。

また、本例では、ダウンロード部 1 9 等がメモリ媒体 2 0 に記憶された FPGA コンフィギュレーションデータや DSP ファームウェアを読み取ってベースバンド部 1 5 内の FPGA 3 1 や DSP 3 2 に設定する機能や当該設定によりプログラムデータを変更する機能により、本発明に言うプログラムデータ設定手段やプログラムデータ変更手段が構成されている。

【 0 1 4 0 】

また、本例では、ダウンロード部 1 9 がメモリ媒体 2 0 と接続する機能により、本発明に言うメモリ接続手段が構成されている。

また、本例では、発振器 3 4 等が複数の通信方式のチップレートに対応した周波数のクロックやこれら複数の通信方式のシンボルレートに対応した周波数のクロックを供給する機能により、本発明に言うクロック手段が構成されている。

【 0 1 4 1 】

次に、本発明の第 2 実施例に係る基地局装置提供システムを図 6 を参照して説明する。

同図には、本例の基地局装置提供システムの一例を示してあり、この基地局装置提供システムは、例えば、複数（例えば L 個）の（無線）基地局装置 P 1 ~ P L と有線回線 W 1 ~ W L を介して接続されるとともに（通信サービス会社の）端末装置 V とインターネット回線 I を介して接続された管理装置 Z から構成されている。

【 0 1 4 2 】

ここで、本例では、各基地局装置 P 1 ~ P L としては、例えば上記第 1 実施例で示したのと同様な CDMA 基地局装置（本例では、超小容量タイプのもの）が

用いられている。つまり、各基地局装置 P 1 ~ P L は、希望の通信方式に対応したプログラムデータ（本例では、FPGA コンフィギュレーションデータや DSP ファームウェア）が設定されることで当該通信方式により無線通信することが可能な構成となっており、また、このようなプログラムデータの書換により複数の通信方式に対応することが可能である。

【0143】

また、同図には、説明の便宜上から、1つの基地局装置 P L を代表させて、当該基地局装置 P L のセルエリア（通信可能領域）R の一例や、当該セルエリア R に存する複数の移動局装置 Q 1、Q 2 を示してある。

また、各基地局装置 P 1 ~ P L には、それぞれ固有の識別情報（本例では、“0001” ~ “000L” の番号情報）が割り当てられている。

また、同図では、1つの（通信サービス会社の）端末装置 V のみを示したが、本例では、複数の通信サービス会社に対して（希望があれば）基地局装置 P 1 ~ P L を提供する場合は示す。

【0144】

また、管理装置 Z には、データを記憶するデータベース 101 や、ダウンロード用のプログラムデータ（本例では、FPGA コンフィギュレーションデータや DSP ファームウェア）を記憶するメモリ媒体 102 や、データベース 101 を検索する検索機能 103 や、例えばディスプレイ画面を備えて情報を表示出力する表示機能 104 や、データベース 101 に対してデータを登録（本例では、変更も含む）する登録機能 105 や、有線回線 W 1 ~ W L を介して各基地局装置 P 1 ~ P L との間で情報を通信する機能を有するとともにインターネット回線 I を介して端末装置 V との間で情報を通信する機能を有する通信機能 106 や、各基地局装置 P 1 ~ P L に対してメモリ媒体 102 に記憶されたプログラムデータを送信するダウンロード機能 107 が備えられている。

【0145】

以下では、基地局装置 P 1 ~ P L を提供する者（基地局装置提供者）が管理装置 Z を設けており、この管理装置 Z を用いて通信サービス会社に対して基地局装置 P 1 ~ P L を提供する場合は示す。

すなわち、基地局装置提供者は、まず、各基地局装置 P 1 ~ P L を任意の地域の B T S 施設区域（例えば電信柱や鉄柱や電話ボックス上など）に設置する。なお、各基地局装置 P 1 ~ P L の設置場所としては、特に限定はないが、例えばトンネル内や地下街等のように電波の届きにくい場所に設置しておくのが有効である。

【0146】

また、上記のように各基地局装置 P 1 ~ P L にはそれぞれ固有の番号が付与されており、基地局装置提供者は、各基地局装置 P 1 ~ P L の番号情報と各基地局装置 P 1 ~ P L を設置した場所のデータ（施設区域のデータ）とを対応付けてテーブルデータとしてデータベース 101 に格納しておく。

【0147】

また、本例では、各基地局装置 P 1 ~ P L のセルエリアを特定するデータや、各基地局装置 P 1 ~ P L に現在設定（搭載）されているプログラムデータ（本例では、FPGA コンフィギュレーションデータや DSP ファームウェアといったアプリケーションソフトウェアであり、つまり、当該ソフトウェアの種類により通信方式が識別され得る）を特定するデータや、各基地局装置 P 1 ~ P L が現在いずれの通信サービス会社に提供（本例では、購入や借用）されているかを特定するデータも、上記したテーブルデータの一部としてデータベース 101 に格納しておく。

【0148】

なお、いずれのプログラムデータも設定されていない基地局装置 P 1 ~ P L に関してはテーブルデータ中の該当する部分に「空き」であることを示す情報（例えば空きであることを示す状態のフラグ）を格納しておき、同様に、いずれの通信サービス者にも提供されていない基地局装置 P 1 ~ P L に関してはテーブルデータ中の該当する部分に「空き」であることを示す情報を格納しておく。

【0149】

そして、基地局装置提供者は、（複数の）通信サービス会社から基地局装置 P 1 ~ P L の提供希望を受け付ける。

この場合、管理装置 Z では、検索機能 103 によりデータベース 101 を検索

して、いずれの通信サービス会社にも提供されていない（「空き」の）基地局装置を提供候補として検索することができ、このような検索結果を表示機能104により表示出力することができる。

【0150】

また、本例の表示機能104では、例えば上記のような検索結果を表示出力する場合等に、データベース101の記憶内容に基づいて、各基地局装置の施設場所や各基地局装置のセルエリア（どの程度の区域のセルエリアを有するか）を地図上に表示出力することもできる。

【0151】

次いで、上記のようにして検索された基地局装置の中で通信サービス会社に対して提供すること（当該通信サービス者による購入や借用）が決定された基地局装置があった場合には、基地局装置提供者は、登録機能105により当該基地局装置（の番号情報）に対応付けて、当該基地局装置に設定されるプログラムデータを特定するデータや、当該基地局装置が提供される通信サービス会社を特定するデータをデータベース101に登録する。

【0152】

また、通信サービス会社に対して提供することが決定された基地局装置があった場合には、管理装置Zのダウンロード機能107により、当該通信サービス会社により使用される通信方式に対応したプログラムデータをメモリ媒体102から有線回線を介して当該基地局装置へ送信し、これにより、当該プログラムデータを当該基地局装置にダウンロードして設定する。

【0153】

なお、好ましい態様として、例えば登録機能105によりプログラムデータを特定するデータや通信サービス会社を特定するデータが基地局装置（の番号情報）に対応して登録されたこと（つまり、購入や借用が決定されたこと）に応じて、ダウンロード機能107が（自動的に）当該プログラムデータを（当該番号情報に対応した）当該基地局装置へ有線回線を介して送信する構成とすることもできる。

【0154】

また、好ましい態様として、例えば管理装置 Z の各機能 1 0 1 ~ 1 0 6 とは遠隔に設置された（通信サービス会社の）端末装置 V から通信回線（本例では、インターネット回線 I）を介して当該管理装置 Z の各機能 1 0 1 ~ 1 0 6 に対してアクセスすることが可能な構成とすることもでき、これにより、当該端末装置 V において、空いている基地局装置に関する情報（地図上での設置場所やセルエリアの情報等）を検索して閲覧すること等ができる。

【 0 1 5 5 】

以上のように、本例の基地局装置提供システムでは、複数の通信方式に対応可能な基地局装置 P 1 ~ P L が通信サービス会社により利用（本例では、購入や借用）されているか否かを管理して、通信サービス会社からの要求に応じて、空いている基地局装置に（設定可能な複数の通信方式の中から）所望の通信方式を設定するようにしたため、基地局装置 P 1 ~ P L の提供サービスをスムーズに行うことができ、サービスの効率化を図ることができる。

【 0 1 5 6 】

また、本例の基地局装置提供システムでは、各基地局装置 P 1 ~ P L の設置場所やそのセルエリアが地図上に表示されて（利用を希望する通信サービス会社等により）視覚的に把握されるため、基地局装置 P 1 ~ P L の提供サービスを更にスムーズに行うことができる。

また、本例の基地局装置提供システムでは、例えば各基地局装置 P 1 ~ P L とは遠隔に設けられた（管理装置 Z の）メモリ媒体 1 0 2 に種々な通信方式に対応した複数のプログラムデータを格納しておき、必要な時に所望の通信方式に対応したプログラムデータを有線回線 W 1 ~ W L を介して（自動的に）所望の基地局装置へ送信して設定することができ、これにより、基地局装置 P 1 ~ P L の提供サービスを更にスムーズに行うことができる。

【 0 1 5 7 】

ここで、本例では、データベース 1 0 1 の機能により、本発明に言う基地局装置情報記憶手段が構成されている。

また、本例では、検索機能 1 0 3 により本発明に言う検索手段が構成されており、登録機能 1 0 5 により本発明に言う登録手段が構成されており、通信機能 1

06やダウンロード機能107により本発明に言うプログラムデータ設定手段が構成されている。

【0158】

また、本例では、表示機能104により、本発明に言う表示手段や表示制御手段が構成されている。

また、本例では、メモリ媒体102の機能により、本発明に言うプログラムデータ記憶手段が構成されている。なお、本例のメモリ媒体102は、通信機能106やダウンロード機能107や有線回線W1～WLを介して各基地局装置P1～PLと接続されている。

【0159】

ここで、本発明に係るCDMA基地局装置や基地局装置提供システムの構成や、本発明に係るプログラムデータ設定方法の態様としては、必ずしも以上に示したものに限られず、種々な構成や態様が用いられてもよい。

また、本発明の適用分野としては、必ずしも以上に示したものに限られず、本発明は、種々な分野に適用することが可能なものである。

【0160】

また、本発明に係るCDMA基地局装置や基地局装置提供システムやプログラムデータ設定方法により行われる各種の処理としては、例えばプロセッサやメモリ等を備えたハードウェア資源においてプロセッサがROMに格納された制御プログラムを実行することにより制御される構成が用いられてもよく、また、例えば当該処理を実行するための各機能手段が独立したハードウェア回路として構成されてもよい。

また、本発明は上記の制御プログラムを格納したフロッピーディスクやCD-ROM等のコンピュータにより読み取り可能な記録媒体として把握することもでき、当該制御プログラムを記録媒体からコンピュータに入力してプロセッサに実行させることにより、本発明に係る処理を遂行させることができる。

【0161】

【発明の効果】

以上説明したように、本発明に係るCDMA基地局装置やプログラムデータ設

定方法では、例えば、FPGAプログラムデータによりチップレートで信号を処理するFPGA及びDSPプログラムデータによりシンボルレートで信号を処理するDSPを用いて構成されたベースバンド部を備え、FPGAにより用いられるFPGAプログラムデータ及びDSPにより用いられるDSPプログラムデータを異なる通信方式に対応したプログラムデータへ変更することが可能な構成としたため、FPGAとDSPを用いた構成により信号処理の効率化を図ることができる。FPGAやDSPにより種々な通信方式に対応した信号処理を実行することができる。

【0162】

また、本発明に係る基地局装置提供システムでは、例えば、複数の通信方式の中から選択される通信方式に対応したプログラムデータが設定されることで当該通信方式により無線通信する複数の基地局装置について各基地局装置が通信サービス者により利用されているか否かに関する情報を記憶し、例えば空いている基地局装置の利用を希望する通信サービス者が存する場合には、空いている（つまり、通信サービス者により利用されていない）基地局装置を検索し、検索された基地局装置の利用を希望する通信サービス者からの要求に応じて、当該基地局装置について前記記憶内容を当該基地局装置が利用されていることへ変更するとともに、当該通信サービス者が使用する通信方式に対応したプログラムデータを当該基地局装置に設定するようにしたため、基地局装置の提供サービスをスムーズに行うことができ、サービスの効率化を図ることができる。

【図面の簡単な説明】

【図1】 本発明の第1実施例に係るCDMA基地局装置の構成例を示す図である。

【図2】 メモリ媒体のメモリマップの一例を示す図である。

【図3】 メモリ媒体のメモリマップの他の例を示す図である。

【図4】 ベースバンド部の構成例を示す図である。

【図5】 ダウンロード機能に関する構成部分の構成例を示す図である。

【図6】 本発明の第2実施例に係る基地局装置提供システムの一例を示す図である。

【図 7】 従来例に係る C D M A 基地局装置の構成例を示す図である。

【図 8】 従来例に係るベースバンド部の構成例を示す図である。

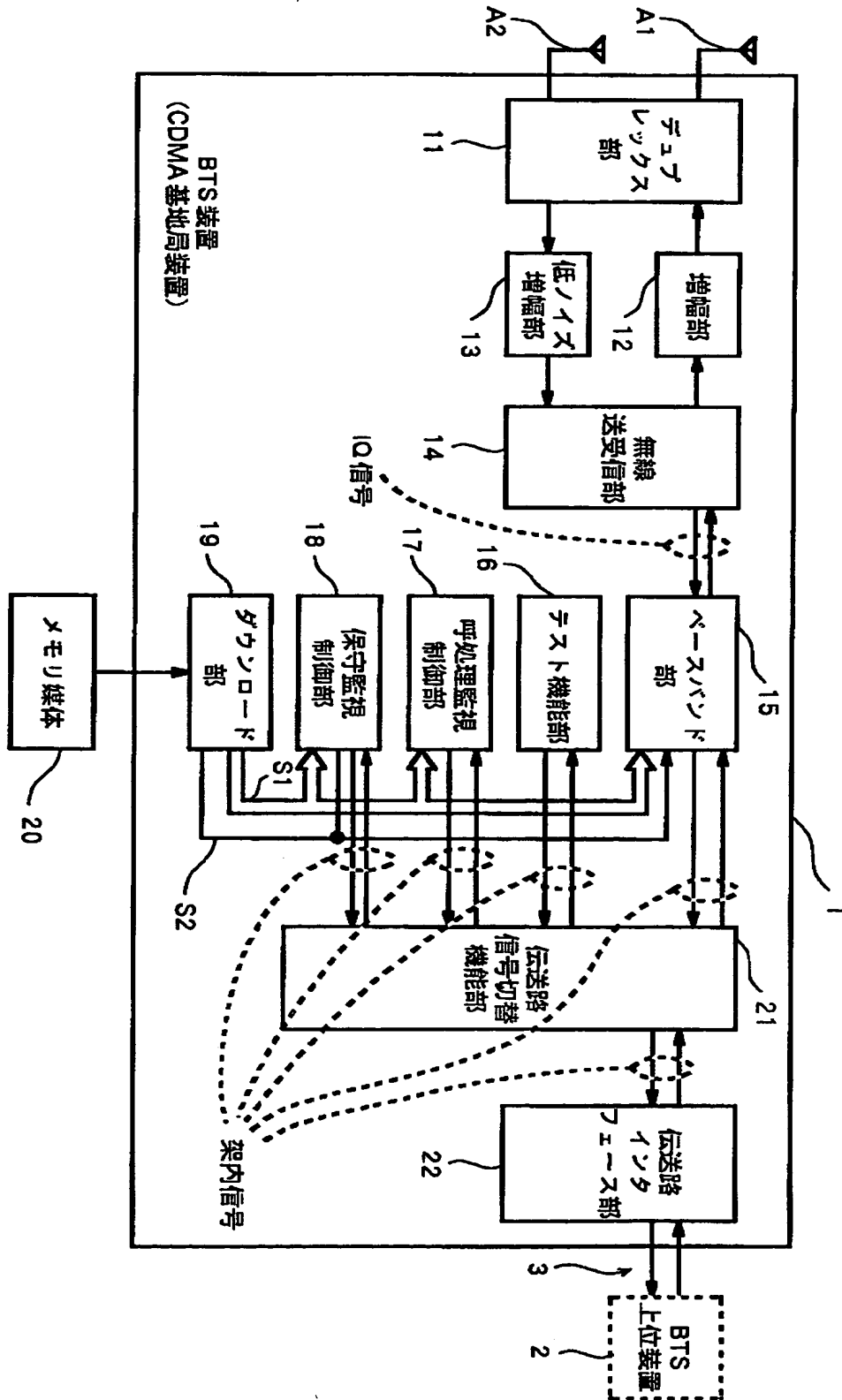
【符号の説明】

1・・・C D M A 基地局装置 (B T S 装置)、 2・・・(B T S) 上位装置、
 3・・・有線伝送路、 A 1、A 2・・・アンテナ、 1 1・・・デュプレックス部、
 1 2・・・増幅部、 1 3・・・低ノイズ増幅部、 1 4・・・無線送受信部、
 1 5・・・ベースバンド部、 1 6・・・テスト機能部、
 1 7・・・呼処理監視制御部、 1 8・・・保守監視制御部、
 1 9・・・ダウンロード部、 2 0、1 0 2・・・メモリ媒体、
 2 1・・・伝送路信号切替機能部、 2 2・・・伝送路インタフェース部、
 3 1・・・F P G A、 3 2・・・D S P、 3 3・・・制御部、 3 4・・・発振器、
 3 5・・・A / D 変換部、 3 6・・・D / A 変換部、
 4 1・・・バスインタフェース部、 4 2・・・サーチャ部、
 4 3・・・フィンガ部、 4 4・・・拡散符号生成部、 4 5・・・拡散変調部、
 5 1・・・マッチドフィルタ、 5 2・・・パイロット同期検波部、
 5 3・・・プロフィールメモリバンク、 5 4・・・パス検出部、
 C 1 ~ C N・・・相関器、 M 1 ~ M N・・・メモリ、
 D 1 ~ D N・・・同期検波部、 6 1・・・バスインタフェース部、
 6 2・・・合成部、 6 3・・・物理フレーム分離部、 6 4・・・復号化部、
 6 5・・・符号化部、 6 6・・・物理フレーム多重化部、
 6 7・・・送信フレーム生成部、 7 1、8 1、8 3・・・D P R A M、
 7 2・・・S A R、 7 3・・・物理デバイス、 7 4・・・フラッシュ R O M、
 7 4 a・・・R O M (M P U)、 7 4 b・・・R O M (F P G A)、
 7 4 c・・・R O M (D S P)、 7 5・・・S D R A M、 7 6・・・M P U、
 7 7・・・R A M、 8 2、8 4、9 7・・・制御部、 9 1 ~ 9 3・・・O R 回路、
 9 4 ~ 9 6・・・スイッチ、 P 1 ~ P L・・・基地局装置、 R・・・セルエリア

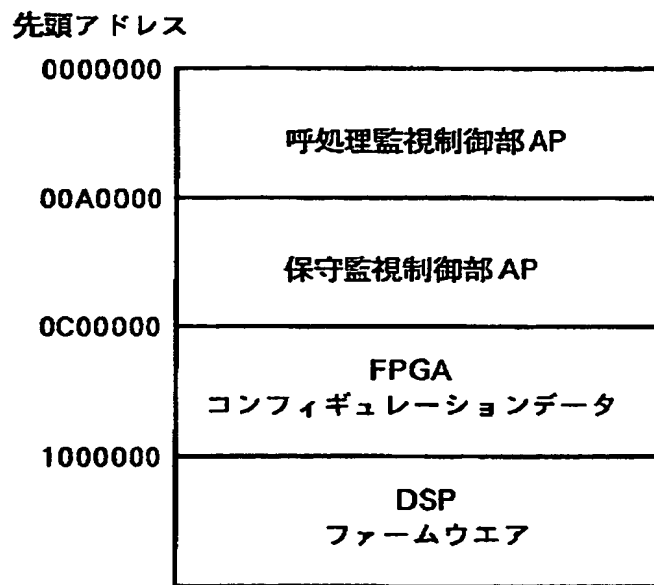
Q 1、Q 2・・・移動局装置、 W 1～W L・・・有線回線、
I・・・インターネット回線、 Z・・・管理装置、 V・・・端末装置、
101・・・データベース、 103・・・検索機能、 104・・・表示機能、
105・・・登録機能、 106・・・通信機能、 107・・・ダウンロード機能

S 1・・・装置内バス信号、 S 2・・・ベースバンド部ダウンロード開始信号、
S 11・・・装置内バス信号、 S 12・・・ATM信号、
S 13・・・コンフィギュレーションデータ転送制御信号、
S 14・・・ファームウェアダウンロード制御信号、
S 21・・・呼処理監視制御部APダウンロード起動要求信号、
S 22・・・保守監視制御部APダウンロード起動要求信号、
S 23・・・ベースバンド部ダウンロード起動要求信号、
S 24・・・呼処理監視制御部APダウンロード起動信号、
S 25・・・保守監視制御部APダウンロード起動信号、
S 26・・・ベースバンド部ダウンロード起動信号、
S 27・・・呼処理監視制御部APダウンロード開始信号、
S 28・・・保守監視制御部APダウンロード開始信号、
B 1・・・ベースバンドバス、

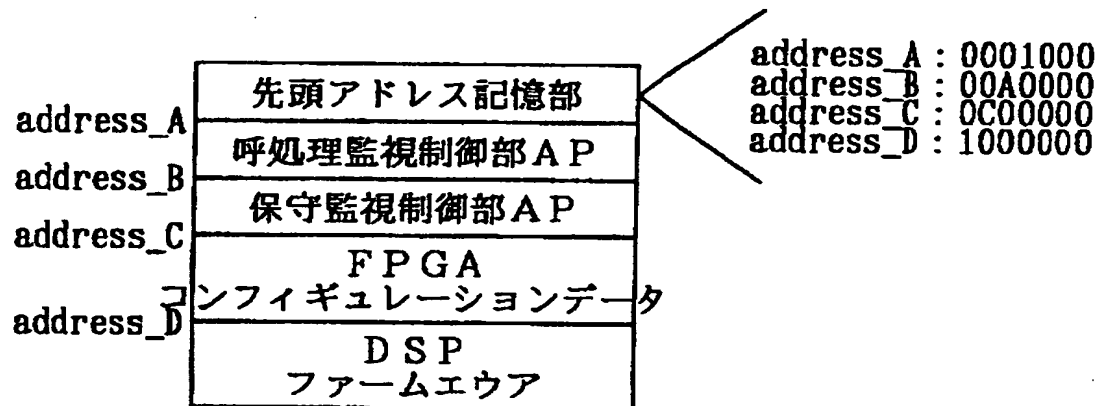
【書類名】 図面
【図 1】



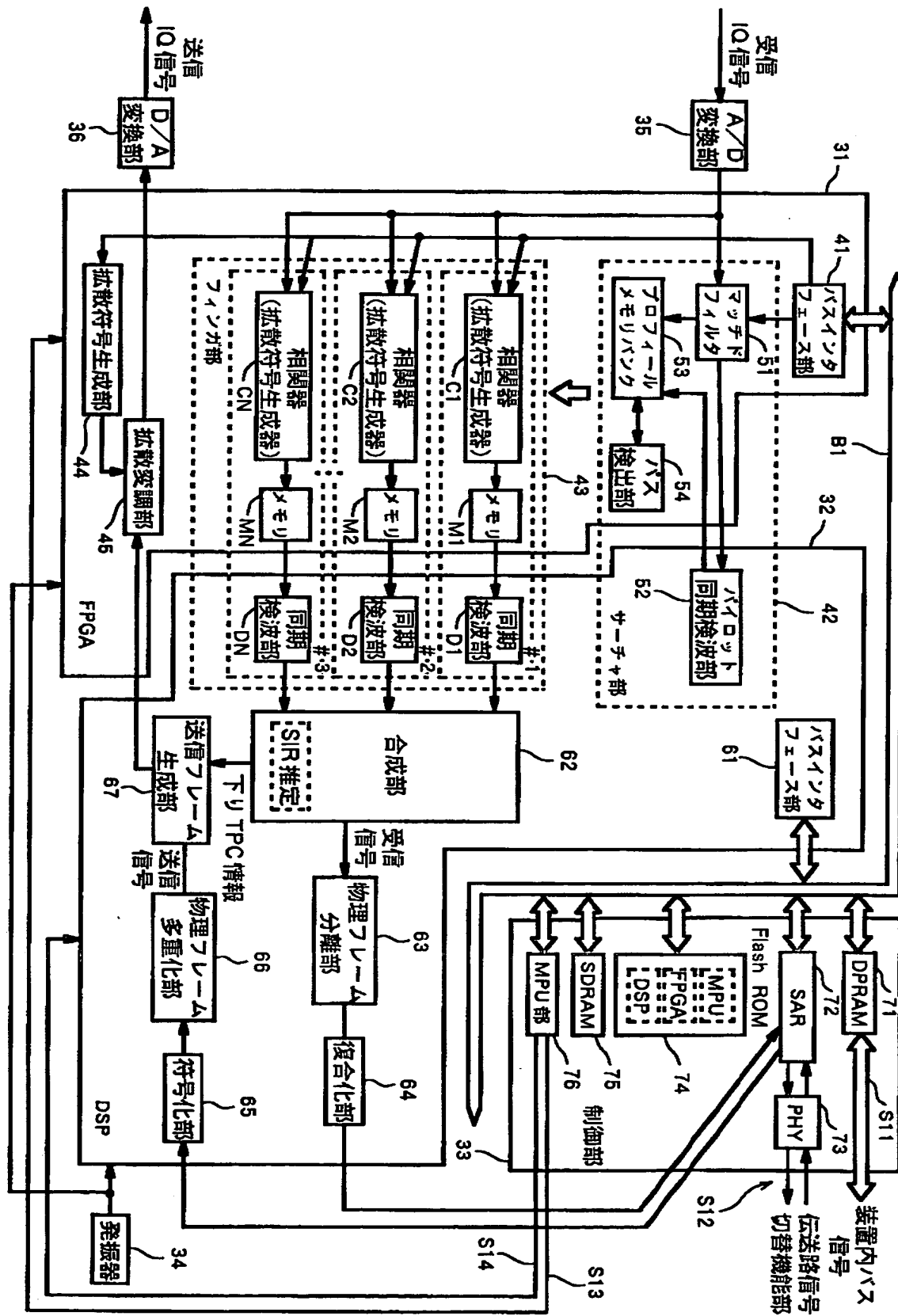
【図 2】



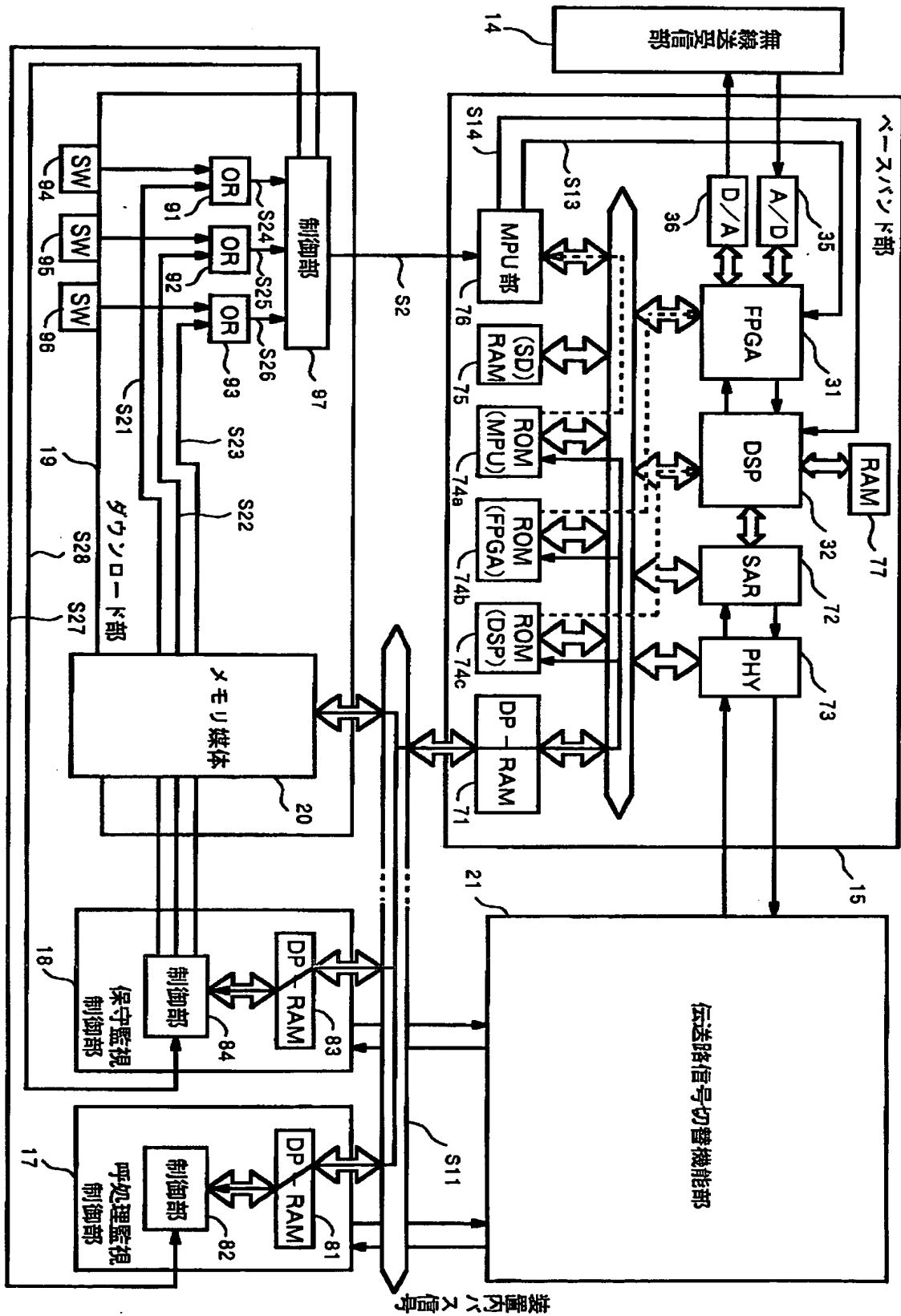
【図 3】



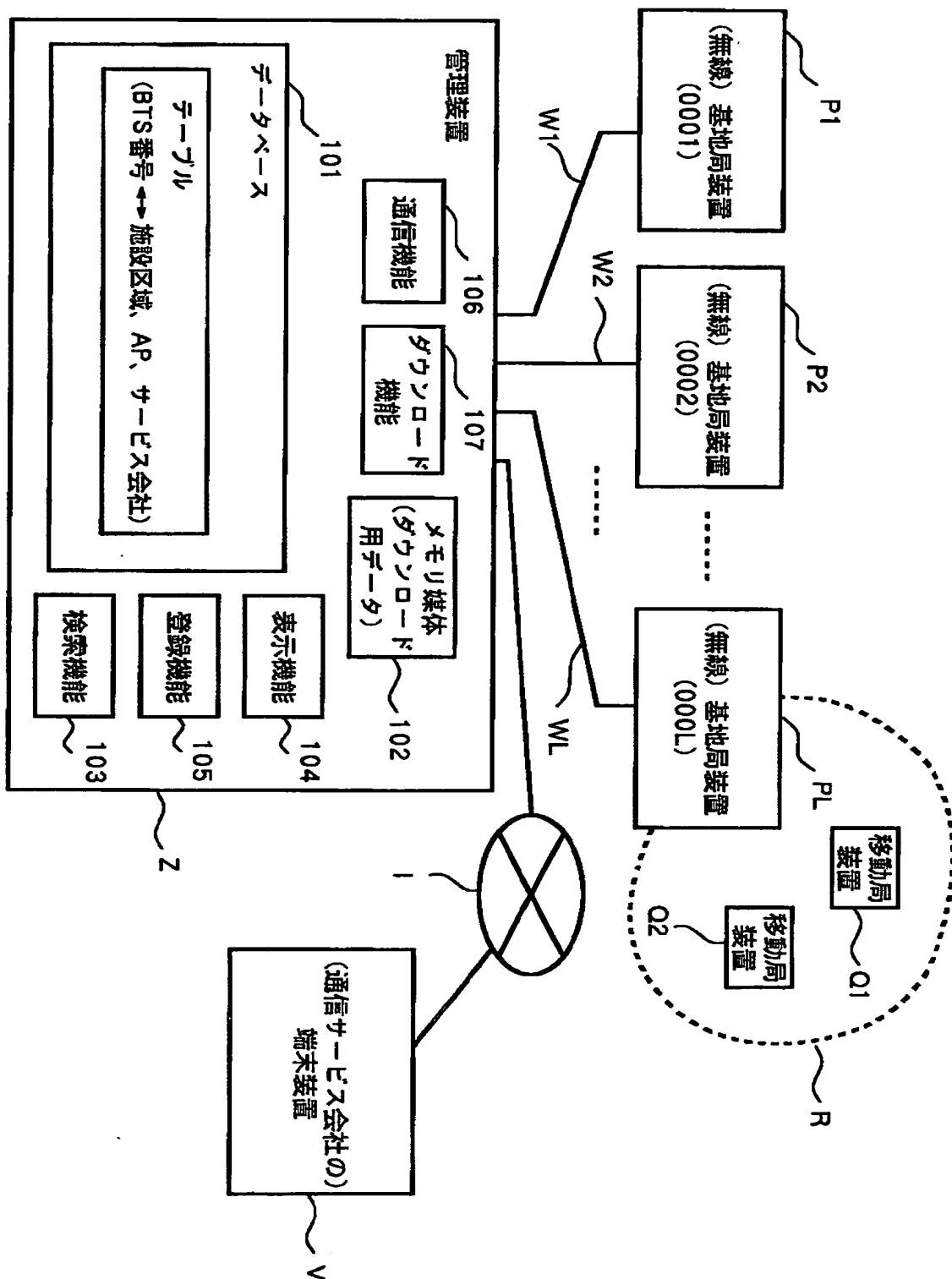
【図 4】



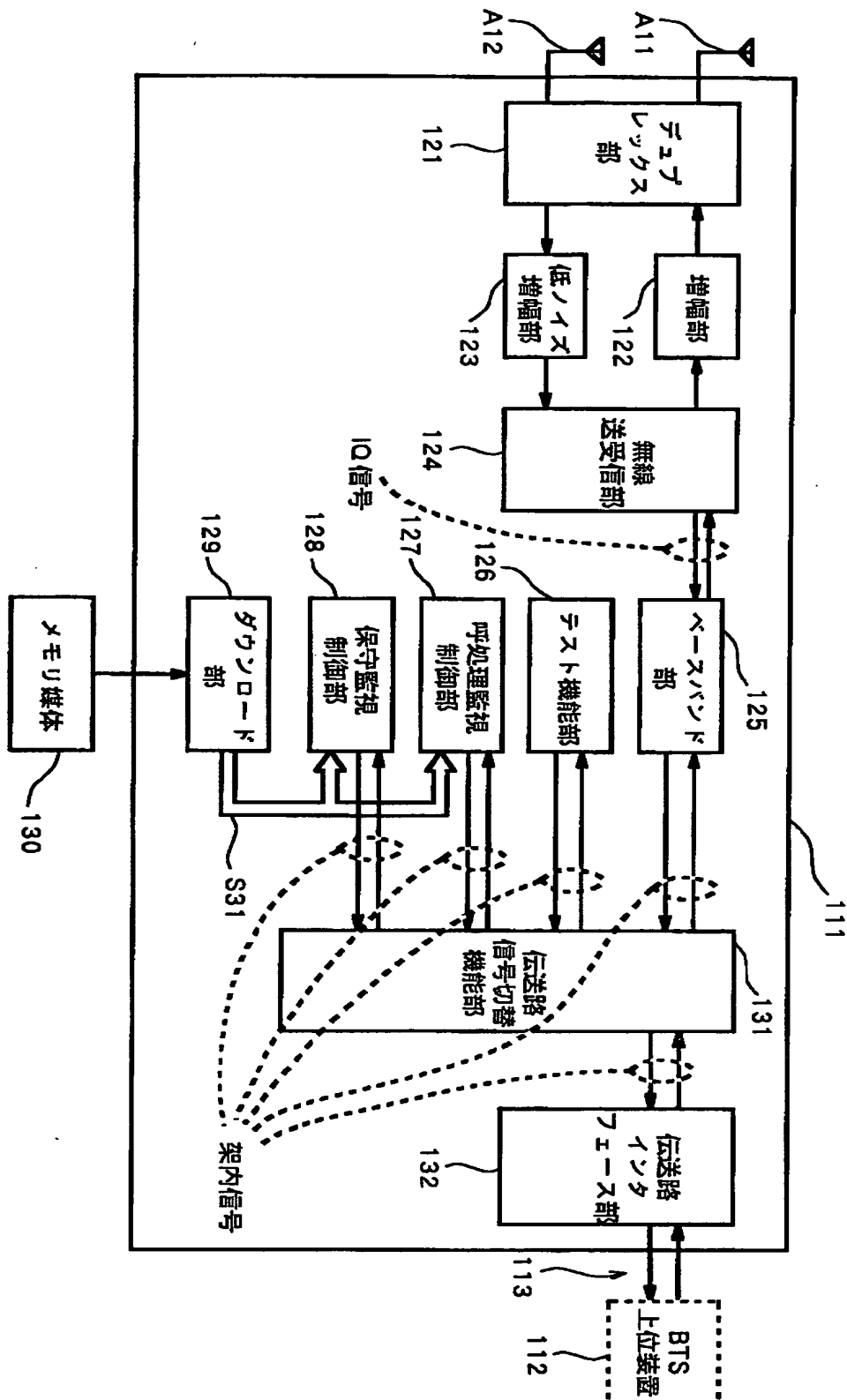
【図 5】



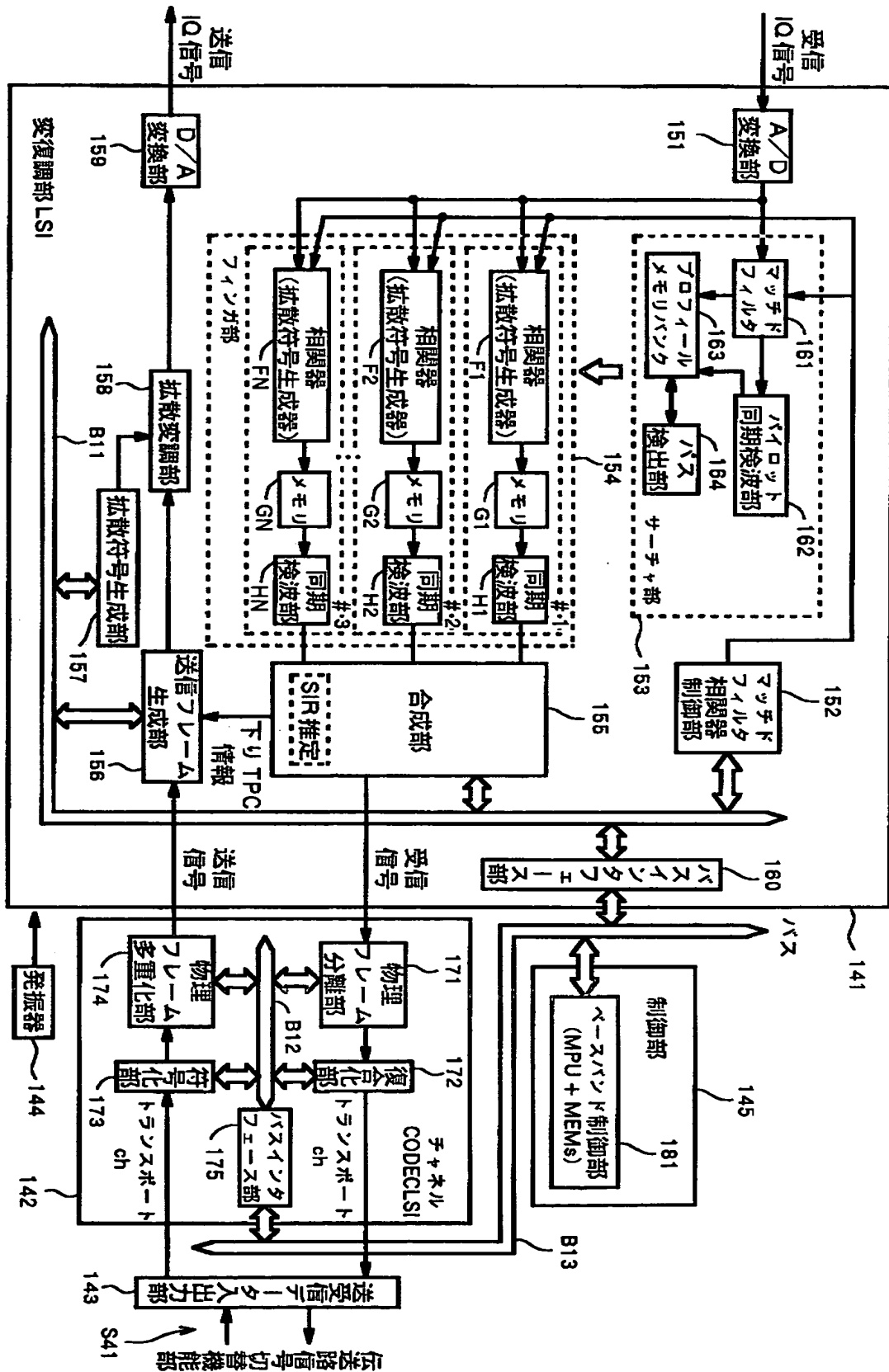
【図6】



【图 7】



【图 8】



【書類名】 要約書

【要約】

【課題】 C D M A 方式により無線通信する C D M A 基地局装置で、効率的な構成により、例えばハードウェアを変更せずとも、ソフトウェアを変更することにより複数の通信方式に対応する。

【解決手段】 例えば、（図示した）ベースバンド部を、F P G A プログラムデータによりチップレートで信号を処理する F P G A 3 1 及び D S P プログラムデータによりシンボルレートで信号を処理する D S P 3 2 を用いて構成しており、（図外の）プログラムデータ設定手段によって F P G A 3 1 により用いられる F P G A プログラムデータ及び D S P 3 2 により用いられる D S P プログラムデータを異なる通信方式に対応したプログラムデータへ変更することが可能である。

【選択図】 図 4

認定・付加情報

特許出願の番号	特願2000-268027
受付番号	50001129871
書類名	特許願
担当官	第七担当上席 0096
作成日	平成12年 9月 6日

<認定情報・付加情報>

【提出日】	平成12年 9月 5日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000001122]

1. 変更年月日 1993年11月 1日
[変更理由] 住所変更
住 所 東京都中野区東中野三丁目14番20号
氏 名 国際電気株式会社
2. 変更年月日 2000年10月 6日
[変更理由] 名称変更
住 所 東京都中野区東中野三丁目14番20号
氏 名 株式会社日立国際電気
3. 変更年月日 2001年 1月11日
[変更理由] 名称変更
住 所 東京都中野区東中野三丁目14番20号
氏 名 株式会社日立国際電気